

UNIVERSITÉ IBN-KHALDOUN DE TIARET

FACULTÉ DES SCIENCES APPLIQUEES
DÉPARTEMENT DE GENIE ELECTRIQUE



MEMOIRE DE FIN D'ETUDES

Pour l'obtention du diplôme de Master

Domaine : Sciences et Technologie

Filière : Génie Electrique

Spécialité : Électronique des systèmes embarqués

THÈME

**Etude et réalisation d'un générateur de fonctions basses fréquences a
base de pic 16F877A**

Préparé par : Mr. Abdelli Yahia Abdelkader

Devant le Jury :

Nom et prénoms	Grade	Qualité
Sahli Abdelkader	MCA	Président
Belarbi Mustapha	MCA	Examineur
Ghelab Abdelkader	MCB	Examineur 1
Nasri Djilali	MCA	Encadreur

Remerciements

Je remercie tout d'abord Allah tous puissant sur sa noble grâce.

Je tiens aussi à remercier ma famille puis j'exprime ma gratitude envers les membres des laboratoires de l'électronique appliquée Mr Bouhaous Mustapha, Mr Belhassous Kadda et l'assistant de laboratoire d'asservissement pour son encouragement.

Introduction générale

L'idée de générateur de basses fréquences vient au besoin des ingénieurs d'un instrument pour tester les prototypes des nouveaux produits électroniques, bien que ce ne soit pas spécifié la première invention de GBF a eu lieu durant les années 1961 par un ingénieur American (Joe Deavenport).

Ce dernier a développé un appareil basée sur le circuit bistable à quatre transistors qui génère des signaux carré et triangulaire avec une fréquence qui peut aller jusqu'à quelque KHz pour tester le fonctionnement de son nouveau voltmètre digital comme cité dans le post de EETIMES site web "Design classics: the function generator".

Joe Deavenport et Joel naive ont fondé la société américaine Wavetek en 1963, cette dernière a popularisé la commercialisation du GBF comme un instrument nécessaire de laboratoire [1].

Puisque les GBFs sont basées sur des circuits analogiques, ils se limitent en deux cotés l'un est leur faible précision et stabilité gênant leur association avec des circuits de haute précision et stabilité comme les circuits de télécommunication. Et l'autre c'est leurs options simples et basiques qui n'ont pas pu attraper la grande variation et l'évolution rapide du marché électronique.

C'est pour cette raison que la numérisation des GBFs a été un chemin inévitable pour augmenter la bande de fréquence produite, la stabilité, la résolution, amélioration de la précision et l'ajout de plusieurs options et fonctionnalités en plus de celle des simples générateurs de fonctions analogiques.

En plus des propriétés de base des GBF analogiques, les générateurs de fonctions numériques modernes peuvent aller jusqu'à des fréquences de dizaines de GHz prenant en charge toutes les principales normes de communications mobiles et sans fil numériques.

Ce mémoire englobe trois chapitres :

Le premier chapitre est consacré à l'étude mathématique et la simulation des montages des oscillateurs à amplificateurs opérationnels on vérifiant et clarifiant dans la conclusion les désavantages des générateurs de fonction à base de circuits analogiques.

Le deuxième chapitre contient les bêtiments nécessaires pour la conception de principe de fonctionnement d'un GBF numérique à base de microcontrôleur

Le troisieme chapitre englobe la simulation et la réalisation d'un GBF numérique à base de microcontrolleur avec les résultats de simulation ainsi que essais expérimentaux, finissant ce travail avec une conclusion qui ouvre la voie pour l'amélioration et l'évolution des GBF numériques.

Chapitre 1 :

*Généralités sur les signaux basse
fréquence générés à base de circuits
analogiques*

1.1. Introduction :

Les GBFs analogiques utilisent plusieurs montages des oscillateurs à amplificateurs opérationnels pour générer les signaux de formes sinusoïdales, triangulaires et créneaux (carré).

Dans ce chapitre on va voir l'étude mathématique et la simulation de quelques montages des oscillateurs à amplificateurs opérationnels en commentant les propriétés des signaux résultants. En fin la conclusion sur la fiabilité des GBFs analogiques.

1.2. Définition de GBF analogique [2] :

Un générateur de basses fréquences (GBF), encore appelé générateur de fonction ou plus couramment « synthé » est un appareil utilisé dans le domaine de l'électronique à des fins de test ou de dépannage de cartes électroniques. Un GBF permet de délivrer un signal avec la fréquence désirée sous forme de sinusoïdes créneaux ou de triangles. Ce signal peut être observé grâce



un oscilloscope en effectuant un simple montage électrique.

Figure 1 : Générateur de fonctions basses fréquences

De nombreux paramètres de réglage permettent de modifier la forme du signal. En effet, il est possible de modifier la fréquence, le rapport cyclique et l'amplitude du signal, aussi le moduler avec un autre signal. L'ajout d'une composante continue est également souvent possible.

1.3. Définition d'oscillateur [3] :

Un oscillateur électronique est un montage électronique, dont la fonction est de produire un signal périodique de forme sinusoïdale, carrée, en dents de scie ou quelconque. L'oscillateur peut avoir une fréquence fixe ou variable. Il existe deux types d'oscillateurs : les oscillateurs harmoniques qui produisent un signal sinusoïdal et les oscillateurs à relaxation ne produisant pas un signal sinusoïdal.

1.4. Analyse mathématique de quelque montage d'oscillateur à base de l'amplificateur opérationnel [5] :

Cette analyse est une vérification détaillée d'un rapport des étudiants de physique à l'INSA dans Rouen.

1.4.1. Les oscillateurs harmoniques :

1.4.1.1. Oscillateur a pont de Wien :

1.4.1.1.1. L'étude théorique :

On pose $H = \left(\frac{R_4}{R_3} + R_4\right)$ d'où : $H \times V_S(t) = V^-$

En établit l'équation différentielle de circuit en fonction de $V_S(t)$ et les composants passifs :

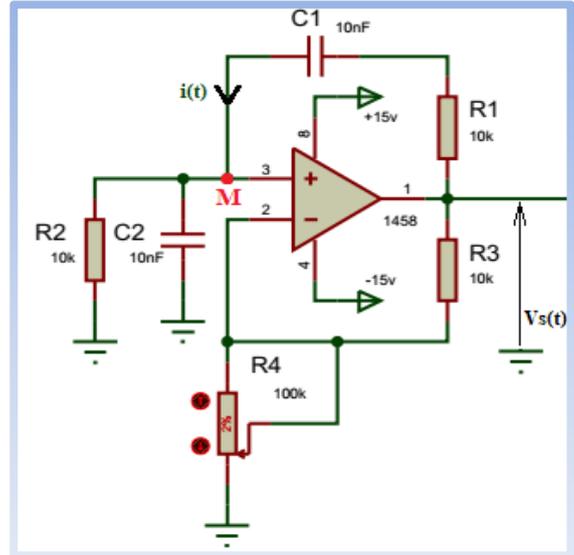


Figure 2.1 : Oscillateur à pont de Wien

$$V_S(t) = R_1 i(t) + \frac{1}{C_1} \int i(t) dt + H V_S(t) \quad (1.1)$$

On dérive et organise l'équation :

$$(1 - H) \frac{dV_S(t)}{dt} = R_1 \frac{di(t)}{dt} + \frac{1}{C_1} i(t) \quad (1.2)$$

C'est l'équation de $V_S(t)$ par rapport au $i(t)$, R_1 et C_1 . D'après la loi des nœuds en M on a :

$$i(t) = i_{R_2}(t) + i_{C_2}(t) = \frac{H}{R_2} V_S(t) + H C_2 \frac{dV_S(t)}{dt} \quad (1.3)$$

On injecte l'équation (1.3) dans l'équation (1.2) pour éliminer $i(t)$:

$$(1 - H) \frac{dV_S(t)}{dt} = H \frac{R_1}{R_2} \frac{dV_S(t)}{dt} + H R_1 C_2 \frac{d^2 V_S(t)}{dt^2} + \frac{H}{R_2 C_1} V_S(t) + \frac{C_2}{C_1} \frac{dV_S(t)}{dt} \quad (1.4)$$

Redistribuant l'équation (1.4) et remplaçant H par sa valeur on obtient :

$$R_1 R_2 C_1 C_2 \frac{d^2 V_S(t)}{dt^2} + R_2 C_1 \left(\frac{R_1}{R_2} + \frac{C_1}{C_2} + 1 - \frac{1}{K} \right) \frac{dV_S(t)}{dt} + V_S(t) = 0 \quad (1.5)$$

Dans la pratique on utilise quasi-systématiquement $R_1 = R_2 = R$ et $C_1 = C_2 = C$, on peut donc simplifier l'équation précédente :

$$R^2 C^2 \frac{d^2 V_S(t)}{dt^2} + RC \left(3 - \frac{1}{K} \right) \frac{dV_S(t)}{dt} + V_S(t) = 0 \quad (1.6)$$

Pour que $V_S(t) = A_0 \cos(\omega_0 t + \varphi)$ il faut que :

$$R^2 C^2 \frac{d^2 V_S(t)}{dt^2} + V_S(t) = 0 \quad (1.7)$$

Ce qui implique $K = \frac{1}{3}$ c'est-à-dire $R_4 = \frac{1}{2} R_3$ et $\omega_0 = \frac{1}{RC}$.

1.4.1.1.2. Les résultats expérimentaux :

On a pris les valeurs suivantes: $R = R_3 = 10 \text{ k}\Omega$, $C = 10 \text{ nF}$, il en résulte une fréquence d'oscillation théorique :

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi RC} = \frac{1}{(2\pi \cdot 10 \cdot 10^3 \cdot 10 \cdot 10^{-9})} \approx 1590 \text{ Hz} \quad (1.8)$$

En procédant à la simulation du circuit de la figure 3.1 avec le logiciel ISIS. On a trouvé une fréquence expérimentale $f_0 = 1660 \text{ Hz}$. (d'après la figure 1.4)

Après avoir varié la valeur de la résistance R_4 on a trouvé les résultats représentés par la figure (4.1).

Le démarrage de l'oscillateur était à partir de $R_4 = 2 \text{ k}\Omega$ avec une forme créneaux (carré) inclinée. L'augmentation de la valeur de R_4 jusqu'à $5 \text{ k}\Omega$ conduit à un signal de forme sinusoïdale ce qui correspond effectivement avec la théorie d'où $R_4 = \frac{1}{2} R_3$.

Quand R_4 dépasse les $5 \text{ k}\Omega$ le signal sinusoïdal sera atténué considérablement.

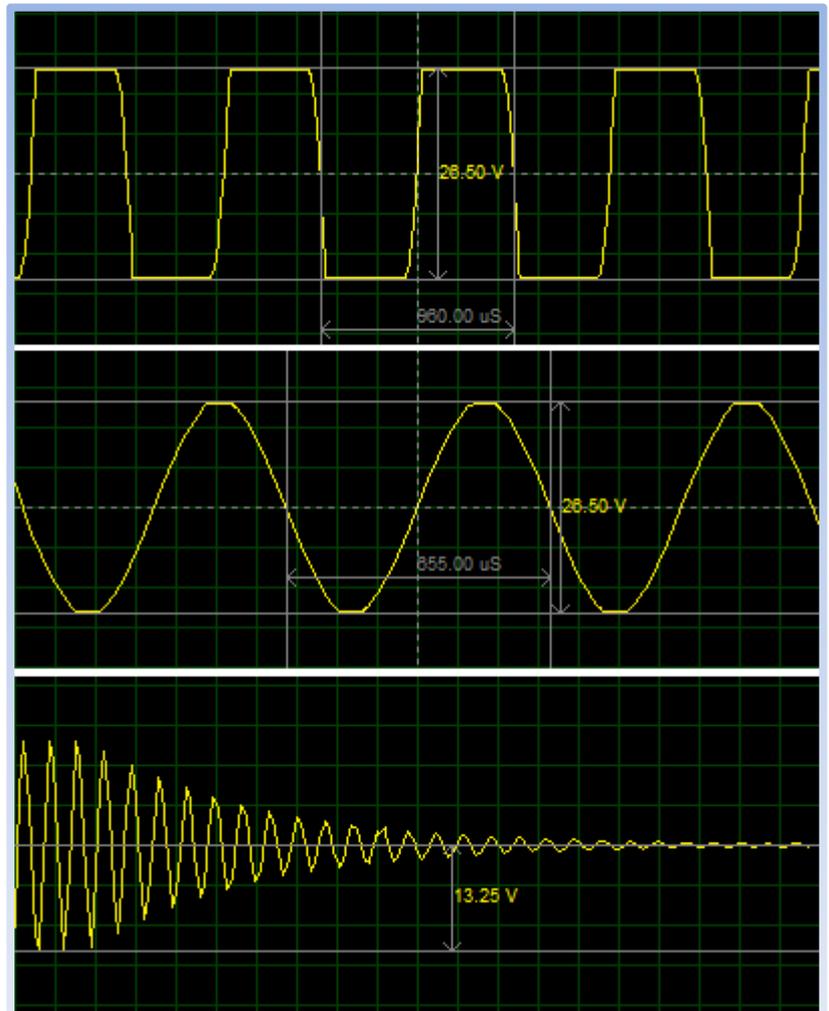


Figure 1.3 : Les différents signaux de sortie

On trouve ainsi une fréquence d'oscillation dans la simulation d'environ 1538 à 1525 Hz. Ici l'écart entre le résultat théorique et la simulation s'explique par les approximations qui correspondent aux limites et imperfections des composants électroniques.

Remarque :

Pour les oscillateurs harmoniques, il faut fixer les valeurs des composants de circuit qui valide et satisfait le critère de stabilité de Barkhausen pour avoir une oscillation sinusoidale avec une fréquence fixe, si non (si le critère de stabilité de Barkhausen n'est pas satisfait) on se trouve soit avec un signal déformé ou bien une autre forme soit avec une atténuation du signal.

Ce type de montage ne fournit qu'une seule forme du signal avec une fréquence fixe qui ce n'est pas adéquat pour l'utilisation dans les générateurs de fonction et il nous oblige de chercher d'autres montages pour générer des signaux de forme et fréquence variables.

1.4.2. Les oscillateurs a relaxation :

1.4.2.1. Oscillateur à un amplificateur opérationnel :

Souvent connu par le multivibrateur astable à amplificateur opérationnel, ce circuit comporte deux boucles de contre-réaction :

Une négative avec la résistance R et le condensateur C, et également une positive avec un pont diviseur de tensions.

Supposons que la tension d'entrée inverseuse $V^- = V_e(t) = 0$ à la mise sous tension du circuit :

$$V_s(t) = \begin{cases} V_{sat}^+ & \text{si } V^+ > V^- \\ V_{sat}^- & \text{si } V^+ < V^- \end{cases} \quad (1.9)$$

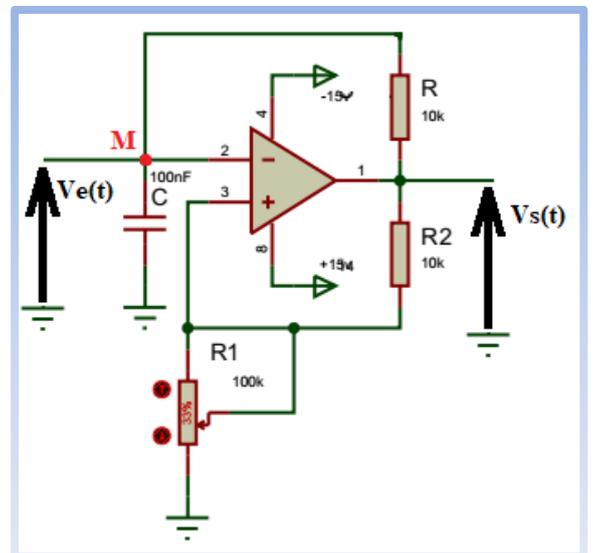


Figure 4.1 : Oscillateur à un amplificateur opérationnel

1.4.2.1.1. L'étude théorique :

Supposons $V_s(t) = V_{sat}^+$, d'après la loi des mailles autour de l'amplificateur opérationnel (V_s , R, C) on a :

$$V_s(t) - Ri - V_e(t) = 0 \text{ et } i = C \frac{dV_e(t)}{dt} \Rightarrow RC \frac{dV_e(t)}{dt} + V_e(t) = V_s(t) = V_{sat}^+ \quad (1.10)$$

La solution de cette équation différentielle de premier ordre de circuit RC est :

$$V_e(t) = Ke^{-\frac{t}{RC}} + V_{sat}^+ \quad (1.11)$$

avec $V_e(t = 0) = 0 = K + V_{sat}^+ \Rightarrow K = -V_{sat}^+$ finalement :

$$Ve(t) = V_{sat}^+ \left(1 - e^{-\frac{t}{RC}}\right) \quad (1.12)$$

Donc le condensateur se charge exponentiellement à travers R pour atteindre V_{sat}^+ jusqu'à la c'est la phase de la mise sous tension.

Le premier cycle commence quand la tension d'entrée $Ve(t)$ dépasse la tension de seuil :

$$V^+ = V_h = V_{sat}^+ \frac{R_1}{R_1 + R_2} \quad (1.13)$$

Donc la sortie bascule vers V_{sat}^- à l'instant $t = t_1$. Et les tension de seuil et d'entrée devient :

$$V^+ = V_b = V_{sat}^- \frac{R_1}{R_1 + R_2} \quad (1.14)$$

$$Ve(t) = Ke^{-\frac{t-t_1}{RC}} + V_{sat}^- \quad (1.15)$$

avec $Ve(t = t_1) = K + V_{sat}^- = V_h \Rightarrow K = V_h - V_{sat}^-$ alors l'équation (1.15) finale est :

$$Ve(t) = (V_h - V_{sat}^-)e^{-\frac{t-t_1}{RC}} + V_{sat}^- \quad (1.16)$$

Donc le condensateur se décharge vers V_{sat}^- jusqu'à que $Ve(t)$ dépasse la tension de seuil basse V_b . Quand l'instant $t = t_2$ la tension de sortie bascule vers V_{sat}^+ . Et les tensions de seuil et d'entrée devient :

$$Ve(t) = Ke^{-\frac{t}{RC}} + V_{sat}^+ \quad (1.17)$$

$$V^+ = V_h = V_{sat}^+ \frac{R_1}{R_1 + R_2} \quad (1.18)$$

Avec $Ve(t = t_2) = K + V_{sat}^+ = V_b \Rightarrow K = V_b - V_{sat}^+$ alors l'équation (1.18) finale est :

$$Ve(t) = (V_b - V_{sat}^+)e^{-\frac{t-t_2}{RC}} + V_{sat}^+ \quad (1.19)$$

Donc le condensateur se charge pour atteindre V_{sat}^+ et quand la tension d'entrée $Ve(t)$ dépasse la tension de seuil V_h la sortie bascule vers V_{sat}^- à l'instant $t = t_3$.

Jusqu'à la c'est la fin de premier cycle et un nouveau cycle peut commencé et ainsi de suite. Donc apart la mise sous tension $Ve(t)$ évolue entre V_h et V_b suivant le basculement de la tension de sortie.

Si les tensions d'alimentation sont symétriques les tensions de seuil de basculement doivent être symétriques.

Pour l'état bas de $V_s(t)$ de t_1 à t_2 on a :

$$V_e(t) = (V_h - V_{sat}^-)e^{-\frac{t_2-t_1}{RC}} + V_{sat}^- = V_b \Rightarrow -\frac{t_2-t_1}{RC} = \ln\left(\frac{V_b - V_{sat}^-}{V_h - V_{sat}^-}\right) \Rightarrow$$

$$t_2 - t_1 = RC \ln\left(\frac{V_h - V_{sat}^-}{V_b - V_{sat}^-}\right) \Rightarrow t_2 - t_1 = RC \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (1.20)$$

Pour l'état haut de $V_s(t)$ de t_2 à t_3 on a :

$$V_e(t) = (V_b - V_{sat}^+)e^{-\frac{t_3-t_2}{RC}} + V_{sat}^+ = V_h \Rightarrow t_3 - t_2 = RC \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (1.21)$$

$$\text{Donc : } T = (t_2 - t_1) + (t_3 - t_2) = 2RC \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (1.22)$$

Les résultats expérimentaux :

Pour les valeurs suivantes $\begin{cases} R_1 = 33 \text{ k}\Omega & ; R = 10 \text{ k}\Omega \\ R_2 = 10 \text{ k}\Omega & ; C = 100 \text{ nF} \end{cases}$

la fréquence mesurée = 250Hz et la fréquence théorique = 246.5Hz.

La figure (6.1) représente les signaux de la simulation ; de charge et decharge de C (blue) ainsi que la tension de sortie (jaune)

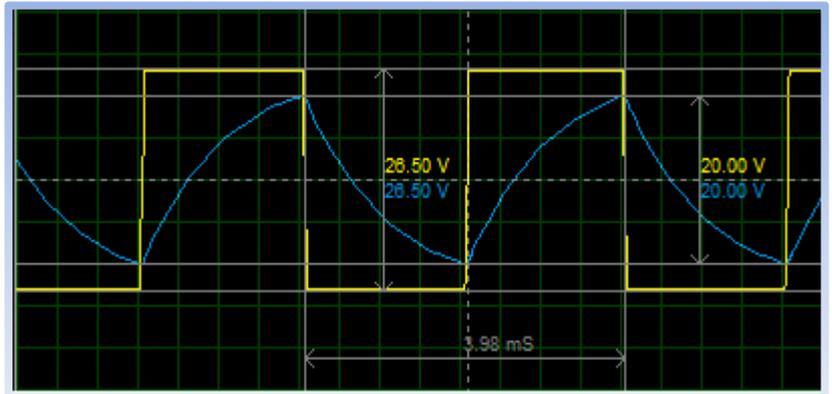


Figure 5.1 : SignaI de sortie de l'oscillateur dans la simulation

Remarque :

Ce montage peut être modifié pour obtenir des signaux à fréquence variables ; souvent on utilise plusieurs condensateurs de valeurs multiples de 10 (calibres) et un potentiomètre (R) pour balayer chaque decade.

1.4.2.2 Générateur des signaux carrés et triangulaires :

On analyse le montage de la figure (7.1) à AOP qui consiste à générer simultanément un signal carré et un signal triangulaire. Il est constitué de deux montages un integrateur et un comparateur à deux seuils

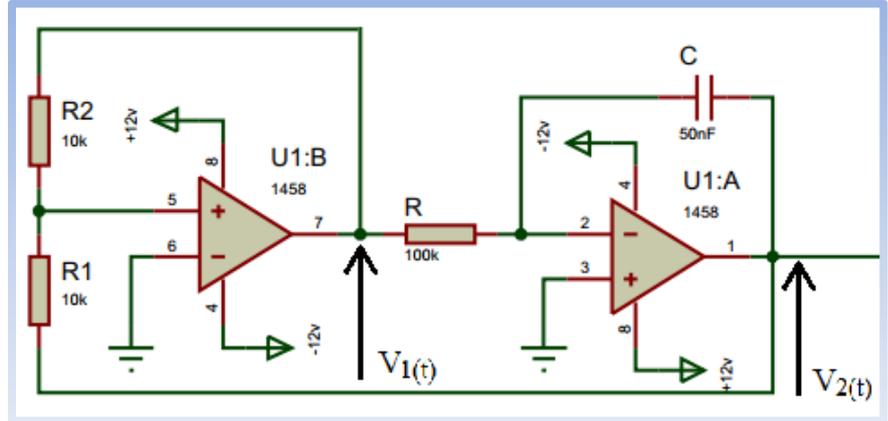


Figure 6.1 : Trigger de Schmitt en cascade avec un Intégrateur.

ou (Trigger de Schmitt).

L'étude théorique [6] :

L'étage de gauche à comparateur à hystérésis ou bien Trigger de Schmitt est monté avec une boucle de la sortie vers l'entrée (+) par l'intermédiaire de la résistance R_2 . C'est une boucle de réaction positive donc il fonctionne au mode non linéaire d'où la sortie $V_{S_2}(t)$ est toujours saturée. Elle présente deux valeurs : une saturation positive V_{sat}^+ et une saturation négative V_{sat}^- , donc la sortie c'est un signal crénaux.

Par application de la théorème de Superposition sur le point de potentiel V^+ on trouve :

$$V^+ = \frac{R_1 V_1(t) + R_2 V_2(t)}{R_1 + R_2} \quad (1.23)$$

D'où au moment de la commutation :

$$V^+ = V^- = 0 \Rightarrow V_1(t) = -V_2(t) \frac{R_2}{R_1} \quad (1.24)$$

Cette équation est la condition de comutation (basculement).

La figure (8.1) représente l'effet hystérésis qui décrit le comportement de trigger non inverseur en fonction des tensions d'entrée et de sortie .

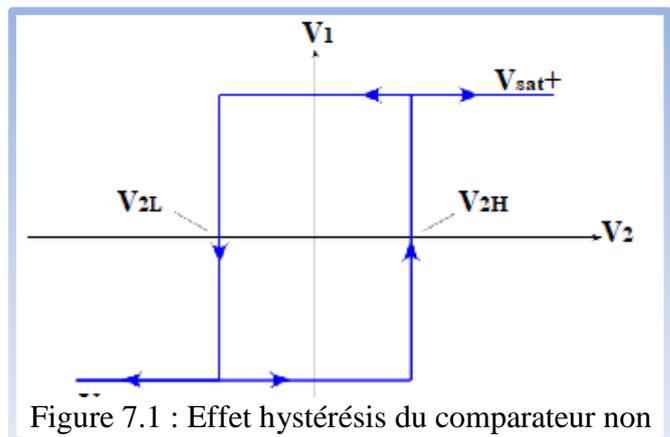


Figure 7.1 : Effet hystérésis du comparateur non inverseur

On a :

$$V_2(t) = -V_1(t) \frac{R_1}{R_2} \Rightarrow \begin{cases} V_{2H} = -V_{sat}^- \frac{R_1}{R_2} \\ V_{2L} = -V_{sat}^+ \frac{R_1}{R_2} \end{cases} \quad (1.25)$$

Si on pose que la tension $V_1(t) = V_{sat}^+$ on remarque que elle bascule vers V_{sat}^- seulement si $V_2 < V_{2L}$ et quand $V_1(t) = V_{sat}^-$ elle ne bascule pas vers V_{sat}^+ sauf si $V_2 > V_{2H}$.

Maintenant pour l'étage de droite, l'intégrateur comporte une boucle de la sortie vers l'entrée (-) alors c'est une réaction négative dont le régime est linéaire, et par l'intermédiaire d'un condensateur C donc la sortie $V_1(t)$ a une évolution d'ordre 1.

Passant au régime complexe avec les impédances et appliquant le théorème de Superposition on trouve :

$$V^- = \frac{Z_C V_1(t) + Z_R V_2(t)}{Z_C + Z_R} = 0 \quad (1.26)$$

$$\text{Au moment du commutation : } (V^+ = V^- = 0) \Rightarrow V_2(t) = -V_1(t) \frac{Z_C}{Z_R} \quad (1.27)$$

$$\text{Dans le domaine de Laplace on trouve : } -RCpV_2(t) = V_1(t) \quad (1.28)$$

$$\text{passant dans le domain temporel : } -RC \frac{dV_2(t)}{dt} = V_1(t) \Rightarrow -RC \int_0^t dV_2(t) = \int_0^t V_1(t) dt \Rightarrow -RC(V_2(t) - V_2(0)) = \int_0^t V_1(t) dt, \text{ il nous résulte :}$$

$$V_2(t) = -\frac{1}{RC} \int_0^t V_1(t) dt + V_2(0) = -\frac{1}{RC} V_1(t) + V_2(0) \quad (1.29)$$

donc $V_2(t)$ est une fonction linéaire à pente constante de signe commandé par le changement de l'état de saturation de $V_1(t)$ qui ne peut être que V_{sat}^+ ou V_{sat}^- et la sortie de Trigger est commandé par l'évolution de la sortie de l'intégrateur.

à $t = 0$, supposant que $V_1(t = 0) = V_{sat}^+$, d'après l'effet hystérésis $V_1(t)$ ne bascule pas vers V_{sat}^+ sauf si $(V_2 > V_{2H}) \Rightarrow V_2(t = 0) = V_{2H} = -V_{sat}^- \frac{R_1}{R_2} = V_{sat}^+ \frac{R_1}{R_2}$, ce qui nous résulte :

$$V_2(t) = -\frac{1}{RC} V_{sat}^+ t + V_{sat}^+ \frac{R_1}{R_2} \quad (1.31)$$

Donc $V_2(t)$ décroît linéairement jusqu'à ce que $(V_2 < V_{2L})$, alors $V_1(t = t_1)$ bascule vers V_{sat}^- et $V_2(t = t_1) = V_{2L} = -V_{sat}^+ \frac{R_1}{R_2}$, ce qui nous résulte :

$$V_2(t) = -\frac{1}{RC} V_{sat}^- (t - t_1) - V_{sat}^+ \frac{R_1}{R_2} = \frac{1}{RC} V_{sat}^+ t - V_{sat}^+ \frac{R_1}{R_2} \quad (1.32)$$

Donc $V_2(t)$ croît linéairement jusqu'à ce que $(V_2 > V_{2H})$ et par suite $V_1(t = t_2)$ bascule vers V_{sat}^+

et $V_2(t = t_2) = V_{2H} = -V_{sat}^- \frac{R_1}{R_2}$, et ainsi de suite.

L'expression analytique de la période : l'expression du signal $V_2(t)$ est donnée par la relation

$$\text{suivante: } V_2(t) = \begin{cases} -t \frac{V_{sat}}{RC} + V_{2H} & \text{si } V_1(t) = V_{sat}^+ \quad (0 \leq t \leq t_1) \\ + \frac{V_{sat}}{RC} (t - t_1) + V_{2L} & \text{si } V_2(t) = V_{sat}^- \quad (t_1 \leq t \leq t_2) \end{cases} \quad (1.33)$$

On a : $V_2(t_1) = V_{2L} \Rightarrow \left(-\frac{V_{sat}}{RC} t_1 + V_{2H} = V_{2L}\right) \Rightarrow t_1 = \frac{RC}{V_{sat}} (V_{2H} - V_{2L})$, et aussi :

$$V_2(t_2) = V_{2H} \Rightarrow \left(\frac{V_{sat}}{RC} (t_2 - t_1) + V_{2L} = V_{2H}\right) \Rightarrow (t_2 - t_1) = \frac{RC}{V_{sat}} (V_{2H} - V_{2L}) \quad (1.34)$$

D'autre part : $\Delta T_1 = t_1$ et $\Delta T_2 = t_2 - t_1$

$$T = \Delta T_1 + \Delta T_2 = t_2 = 2 \frac{RC}{V_{sat}} (V_{2H} - V_{2L}) = 2 \frac{RC}{V_{sat}} \left(2 \frac{R_1}{R_2} V_{sat}\right) \quad (1.35)$$

$$\text{Finalement la période est donnée par : } T = 4RC \frac{R_1}{R_2} \quad (1.36)$$

Ce circuit génère simultanément deux signaux carré et triangulaire. L'amplitude du signal triangulaire est fixée par le rapport des résistances $\frac{R_1}{R_2}$, la fréquence des deux signaux est fixée par

R_1, R_2, R et C du fait que $f = \frac{1}{T}$.

Les résultats expérimentaux :

On a pris $R_1 = R = 10k\Omega$; $R_2 = 33k\Omega$; $C = 100nF$, ainsi on trouve la fréquence théorique $f_{theorique} = 825Hz$, cependant la fréquence mesurée $f_{exp} = 826Hz$, à partir des résultats de simulation de la (figure 9.1). ce qui montre une cohérence entre simulation et théorie.

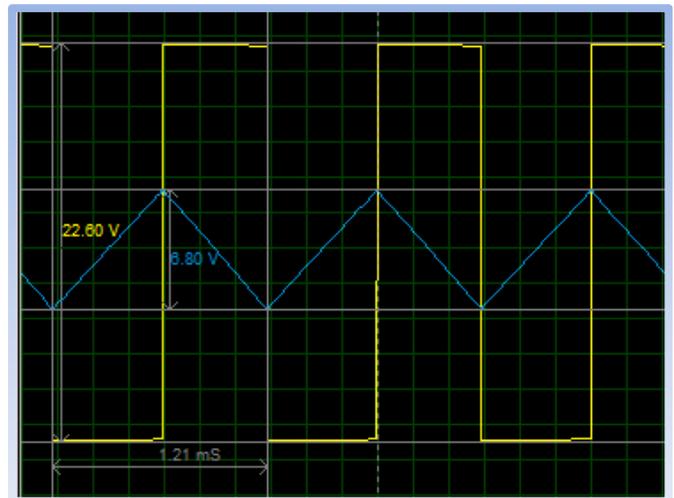


Figure 8 : Signaux de simulation créneaux et triangulaire

Remarque :

Ce circuit peut générer les deux formes de signaux créneaux et triangulaire. alors il faut ajouter un autre circuit pour reproduire un signal sinusoïdal en utilisant l'un des deux signaux de sortie de ce montage.

1.4.2.3 Générateur des fonctions basses fréquences :

Le conformateur à diode [7]:

C'est un circuit qui convertit le signal triangulaire en un signal quasi-sinusoïdal. Il existe une large variété des circuits conformateurs à diodes. Dans ce qui suit ; nous abordons l'un des plus simple à réaliser.

Le réseau de diodes associé à des ponts diviseurs de tension écrête le signal triangulaire. Il est nécessaire de faire suivre le montage par un suiveur pour ne pas dégrader le signal obtenu.

Quand une diode devient passante la resistance en parallele est court-circuitée ; donc le facteur de diviseur de tension controlé par les résistance change et par suite l'allure de la tension de sortie change.

La figure (10) représente le circuit conformateur à diodes et les deux signaux triangulaire et quasi-sinusoidale de sortie .

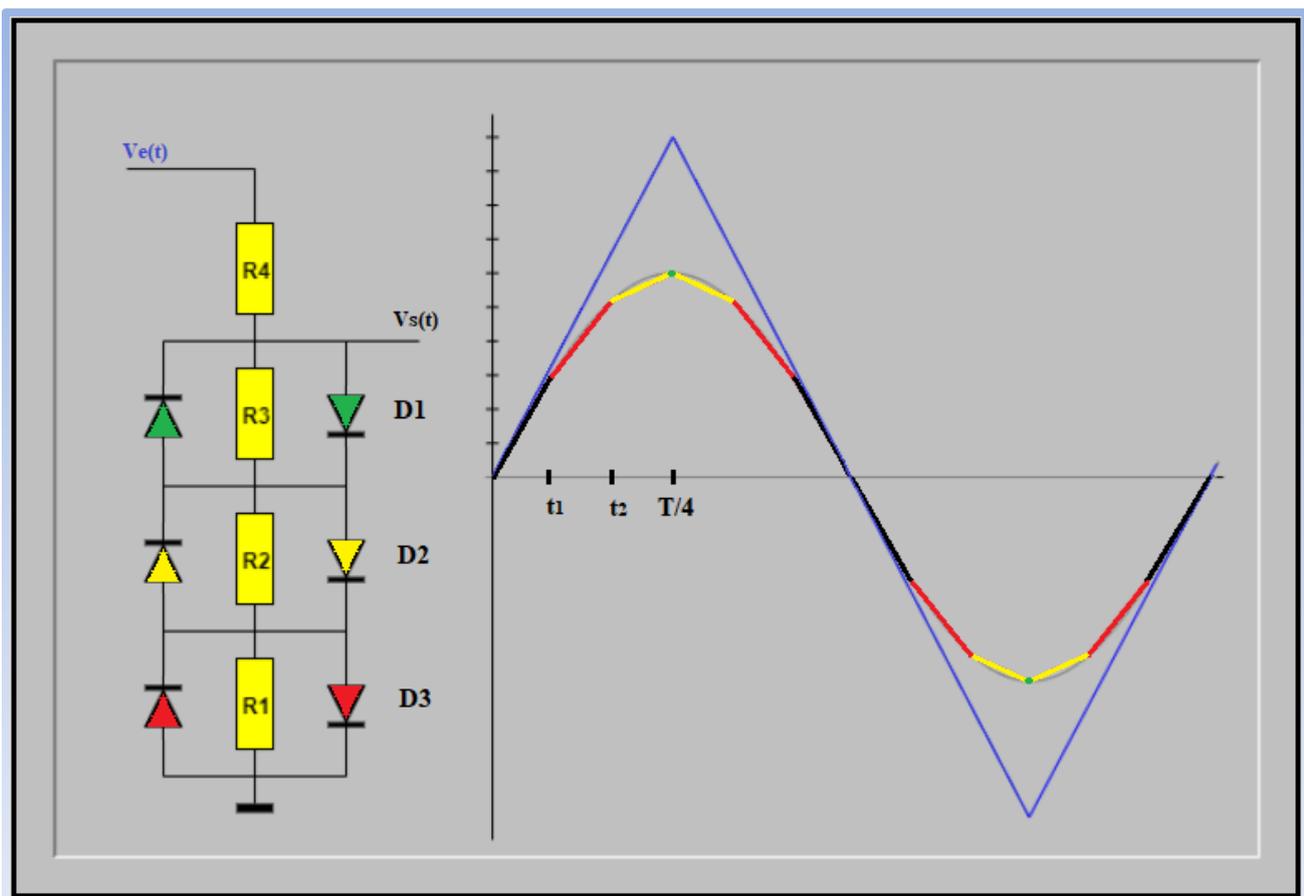


Figure 9.1 : Montage conformateur a diode a coté de signal triangulaire écrété

Fonctionnement du circuit:

Si T est la période du signal triangulaire, entre 0 et $\frac{T}{4} = t_3$, la tension d'entrée est $Ve(t) = A \cdot t$.

Entre t et t_1 , aucune des diodes n'est passante :

$$Vs(t) = Ve(t) \frac{(R1 + R2 + R3)}{(R1 + R2 + R3 + R4)} = A' \cdot t \quad (1.37)$$

A l'instant t_1 , la diode D1 devient conductrice :

$$V_0 = 0,6 = Ve(t_1) \frac{R_1}{R_1 + R_2 + R_3 + R_4} \quad (1.38)$$

Entre t_1 et t_2 , seule la diode D1 est conductrice, elle se comporte comme un générateur de fem V_0 et de résistance interne nulle donc on a :

$$Vs(t) = 0,6 + (Ve(t) - 0,6) \frac{R_2 + R_3}{R_2 + R_3 + R_4} \quad (1.39)$$

A l'instant t_2 , la diode D2 devient conductrice :

$$V_0 = 0,6 = [Ve(t_2) - 0,6] \frac{R_2}{R_2 + R_3 + R_4} \quad (1.40)$$

Entre t_2 et t_3 , les diodes D1 et D2 sont conductrices :

$$Vs(t) = 1,2 + (Ve(t) - 1,2) \frac{R_3}{R_3 + R_4} \quad (1.41)$$

A l'instant t_3 , la diode D3 devient conductrice :

$$V_0 = 0,6 = (Ve(t) - 1,2) \frac{R_3}{R_3 + R_4} \quad (1.42)$$

La tension de sortie est donc une succession de droites dont la pente est en fonction des valeurs des résistances du pont diviseur.

1.4.2.3 Générateur de fonctions analogique :

L'association du circuit conformateur à diode avec le circuit générateur des signaux carré et triangle vu précédemment permet d'avoir un montage générateur de trois fonctions la troisième est la fonction sinus qu'elle est reproduite à partir du signal triangulaire à l'aide du circuit conformateur.

La figure (11) représente le circuit de générateur de trois fonctions (sinusoidale, triangulaire et carré).

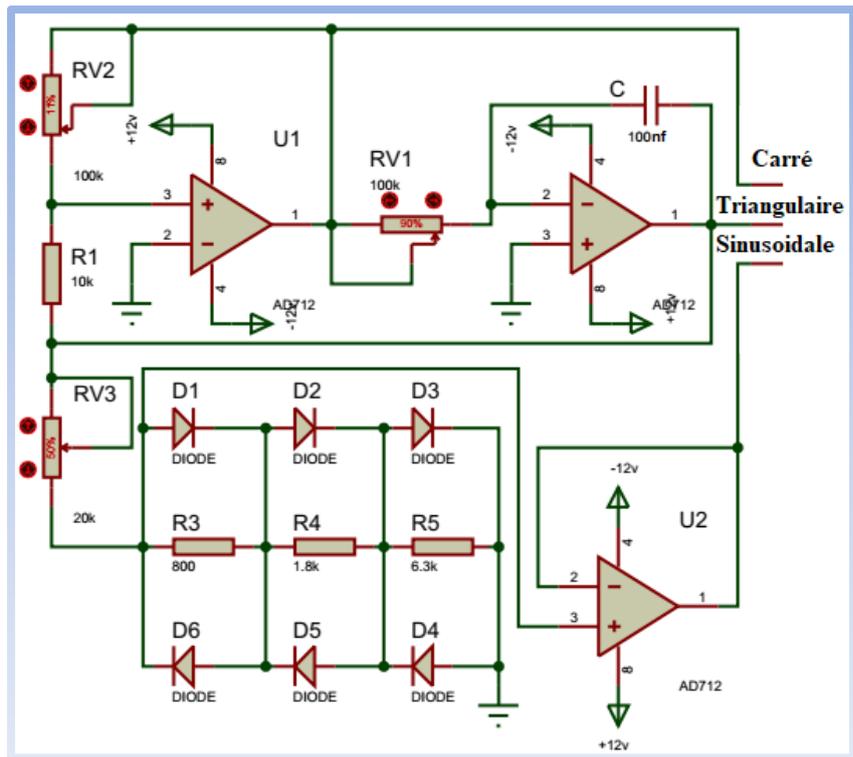


Figure 10.1 : Générateur de fonctions

La simulation et remarque :

On peut remarquer dans la figure (12.1) que le signal conformé est quasi sinusoïdale de fait qu'on a utilisé 3 diodes dans le montage, mais on peut diminuer le taux de distorsion jusqu' à l'ordre de 1 % si on utilise 5 diodes.

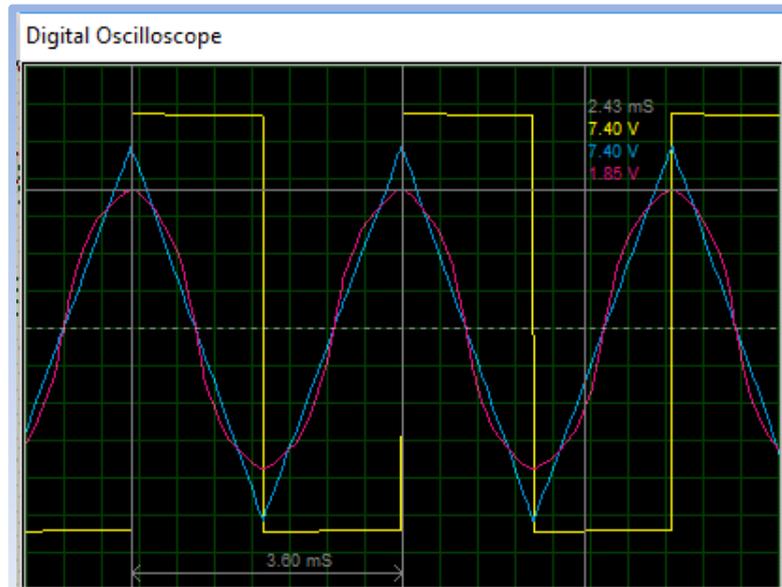


Figure 11.1 : Les 3 signaux de sortie du générateur de fonction analogique

1.5 Conclusion :

Les montages des oscillateurs électronique ou générateur de fonction analogique sont toujours de faible qualité et précision à cause des limites et imperfections des composants de l'électronique analogique, ce qui nécessite le filtrage et la correction des signaux générés.

Leur fonctionnement est simple et basique donc ils peuvent être utilisés seulement dans le cas où il n'y a pas le besoin d'une grande précision tels que dans les laboratoires pédagogiques ou chez les amateurs de l'électronique tous dépendent de la qualité de la fabrication de l'instrument.

Pour plus de précisions et de qualité des signaux ; on fait appel aux générateurs GBF numériques à base de microprocesseurs. Avec l'apparition des microcontrôleurs ; des études récentes ont bien contribué à la réalisation de générateur de fonctions avec des qualités acceptables. Dans le chapitre suivant on va voir quelques notions sur le PIC 16F877 et ses caractéristiques ainsi que d'autres circuits électroniques qui peuvent être utilisés dans la réalisation d'un GBF numérique .

Chapitre 2 :

Composants et circuits électroniques

II.1. Introduction :

Avant d'avoir consulté le schéma de circuit et son principe de fonctionnement, ce chapitre comprend les définitions des éléments majeurs qui constituent le circuit de GBF numérique qu'on va réaliser.

II.2. Notions de base sur les composants électroniques à utiliser :

II.2.1. Le microcontrôleur [8] :

Un microcontrôleur (en notation abrégée μc , ou encore MCU en anglais) est un circuit intégré qui rassemble les éléments essentiels d'un ordinateur : processeur, mémoires (mémoire morte et mémoire vive), unités périphériques et interfaces d'entrées-sorties.

Les microcontrôleurs se caractérisent par un plus haut degré d'intégration, une plus faible consommation électrique, une vitesse de fonctionnement plus faible (de quelques mégahertz jusqu'à plus d'un gigahertz) et un coût réduit par rapport aux microprocesseurs polyvalents utilisés dans les ordinateurs personnels.



Figure 12 : Un microcontrôleur Microchip

Par rapport à des systèmes électroniques à base de microprocesseurs et autres composants séparés, les microcontrôleurs permettent de diminuer la taille, la consommation électrique et le coût des produits. Ils ont ainsi permis de démocratiser l'utilisation de l'informatique dans un grand nombre de produits et de procédés.

Les microcontrôleurs sont fréquemment utilisés dans les systèmes embarqués, comme les contrôleurs des moteurs automobiles, les télécommandes, les appareils de bureau, l'électroménager, les jouets, la téléphonie mobile, etc.

Le microcontrôleur qu'on va utiliser est le PIC 16F877 dont la figure (2.2) décrit l'architecture externe du 16F877 qui

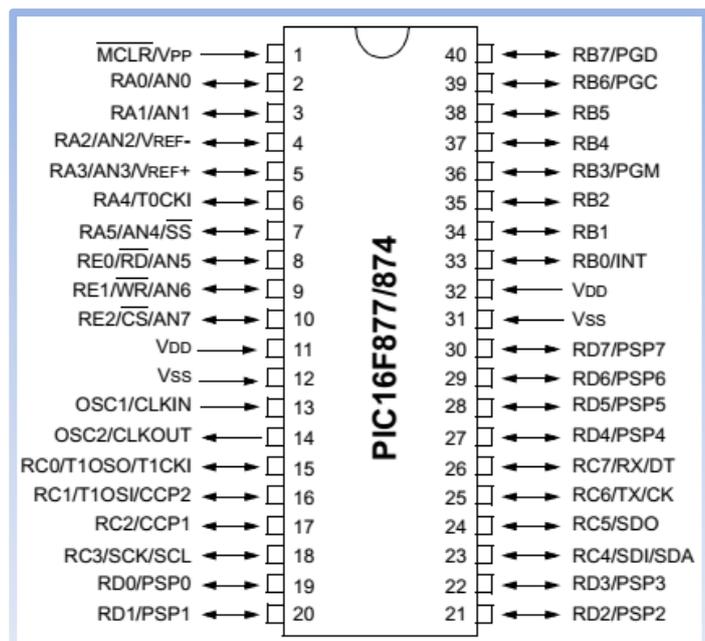


Figure 13.2: Brochage de PIC 16F877

comprend 40 Broche dont :

- 33 Broches d'entrées/sorties multiplexées avec d'autres fonctions.
- 4 Broches pour l'alimentation : VDD et VSS.
- 2 Broches pour l'oscillateur : OSC0 et OSC1.
- Broche pour le RESET : MCLR.

Et la figure (3.2) décrit son architecture interne.

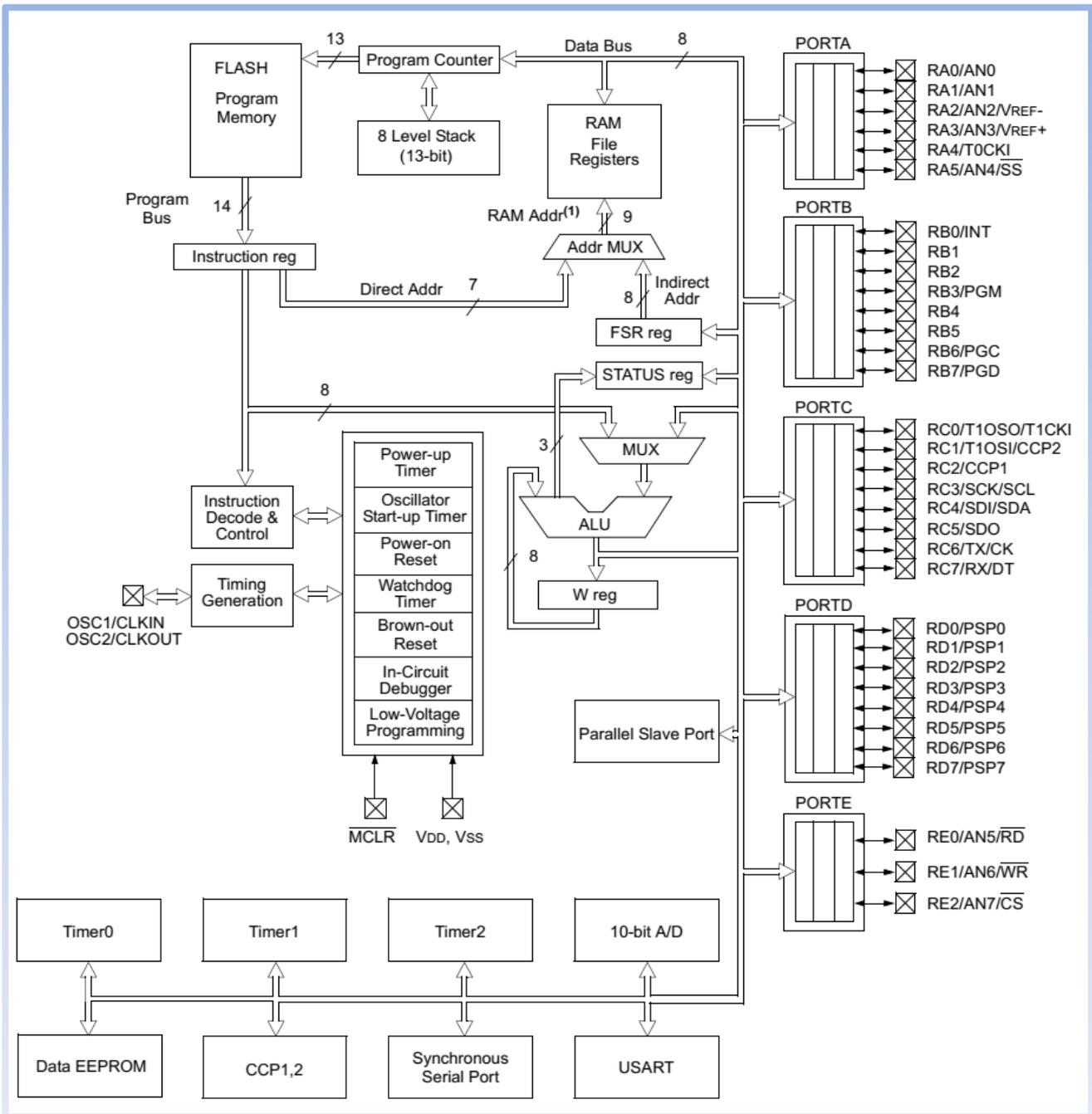


Figure 14.2 : Architecture interne de pic 16F877

On peut remarquer d'après l'architecture interne que le pic 16F877 contient plusieurs modules tels que les temporisateurs (Timer), les ports, l'EEPROM, le convertisseur analogique numérique et d'autres; on va citer en détail seulement les éléments qu'on va exploiter dans notre projet.

II.2.1.1. Le module ADC [9] :

Le PIC 16F877 dispose de 8 entrées (A0, A1, A2, A3, A4, A5, E0, E1, E2) qui chargent des condensateurs de prélèvement. Le niveau de la tension analogique, les sorties de ces condensateurs sont les entrées de convertisseur qui convertit le niveau de la tension analogique à un résultat numérique à partir d'une approximation successive.

Le résultat correspond à un nombre numérique à 10 ou 8 bit ; selon la configuration du module ADC.

Le module ADC a une combinaison (VDD, VSS, A2 ou A3) des tensions d'entrées de référence haute et basse sélectionné dans le programme.

Le module peut fonctionner en mode SLEEP mais il faut que la source d'horloge soit son oscillateur RC interne.

Le module a quatre registres qui sont :

- Registre haut de résultat de convertisseur A/D (ADRESH)
- Registre bas de résultat de convertisseur A/D (ADRESL)
- Registre0 de control de convertisseur A/D (ADCON0)
- Registre1 de control de convertisseur A/D (ADCON1)

Le registre ADCON0 control les opérations de module ADC, le registre ADCON1 configure les fonctions des broches du port, les broches peuvent être configurées comme entrées analogiques ou bien comme des entrées ou sorties numériques.

Après configuration ; le canal sélectionné doit être acquis avant la conversion commence, les chaines d'entrées analogique doivent avoir leur bits de registre TRIS sélectionnées comme entrées.

Pour démarrer la conversion A/N il faut dépasser un temps maximal pour leur chargement entier du condensateur de prélèvement.

L'horloge de la conversion A/N doit être sélectionnée pour assurer un temps minimum de conversion $T(A/N)=1.6\mu s$

II.2.1.2. Les interruptions [10] :

Le pic 16F877 possède plusieurs sources d'interruption. Ces sources incluent généralement une source d'interruption pour chaque module périphérique, bien que certains modules puissent générer plusieurs interruptions.

Nous citons les interruptions utilisées dans le projet :

- Interruption RDA (USART receive data ready).

Cette interruption s'active lors ce que les données reçus sont prêt à utilisées. Elle est utilisée dans ce projet avec la liaison RS232 pour recevoir les commandes de l'interface graphique.

- Interruption GLOBAL.

Le bit d'activation global d'interruption, active toutes les interruptions non masquées ou désactive toutes les interruptions, donc les interruptions masquées doivent être activées individuellement par leurs instruction d'activation correspondante.

II.2.2. LCD (Liquid Crystal Display) [13] :

L'écran LCD est un module d'affichage électronique avec un large champ d'applications. Un revêtement à cristaux liquides placé entre deux verres polarisés est le cœur de l'écran.

Ces modules sont préférés sur les afficheurs sept segments et d'autres LED multi-segments. Les raisons étant: les LCD sont économiques; facilement programmables; n'ont aucune limitation d'affichage des caractères spéciaux et même personnalisés avec des valeurs ASCII allant de 0 à 255 (contrairement à sept segments), des animations et ainsi de suite.

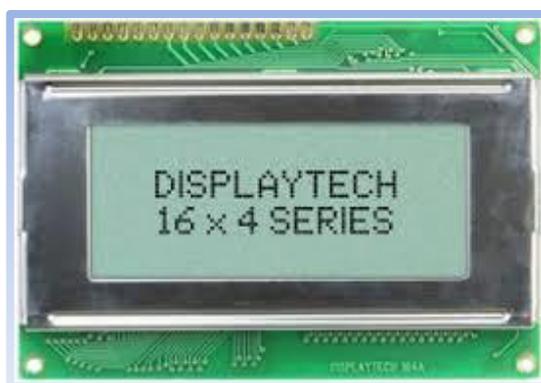


Figure 15.2 : Afficheur LCD 16x4

Les écrans LCD sont disponibles en différentes formes et tailles selon les configurations. L'écran LCD 16x4 est un module très basique couramment utilisé dans divers appareils et circuits. Un écran LCD 16x4 signifie qu'il peut afficher 16 caractères par ligne et il y a 4 lignes de ce type. Dans cet écran LCD, chaque caractère est affiché en matrice de 5x7 pixels. Cet écran LCD à deux registres, à savoir, Command et Data.

Le registre de commande stocke les instructions de commande données à l'écran LCD. Une commande est une instruction donnée à l'écran LCD pour effectuer une tâche prédéfinie comme l'initialiser, effacer son écran, régler la position du curseur, contrôler l'affichage, etc. Le registre de données stocke les données à afficher sur l'écran LCD. Les données sont la valeur ASCII du caractère à afficher sur l'écran LCD.

II.2.3. La liaison RS232 [16] :

Les « liaisons séries » sont des moyens de transport d'informations (communication) entre divers systèmes numériques. On les oppose aux liaisons parallèles par le fait que les différents bits d'une donnée ne sont pas envoyés en même temps mais les uns après les autres, ce qui limite le nombre de fils de transmission. Elles sont appelées asynchrones car aucune horloge n'est transportée avec le signal de données.

La liaison RS232 est une liaison série asynchrone.

L'octet à transmettre est envoyé bit par bit

(poids faible en premier) par l'émetteur sur la

ligne Tx, vers le récepteur (ligne Rx) qui le reconstitue. La vitesse de transmission de l'émetteur doit être identique à la vitesse d'acquisition du récepteur. Ces vitesses sont exprimées en BAUDS (1 baud correspond à 1 bit / seconde, dans notre cas). Il existe différentes vitesses normalisées : 9600, 4800, 2400, 1200... Bauds.

La communication peut se faire dans les deux sens (duplex), soit émission d'abord, puis réception ensuite (half-duplex), pour émission et réception simultanées (full-duplex).

La transmission étant du type asynchrone (pas d'horloge commune entre l'émetteur et le récepteur), des bits supplémentaires sont indispensables au fonctionnement : bit de début de mot (Start), bit(s) de fin de mot (stop).

D'autre part, l'utilisation éventuelle d'un bit de parité, permet la détection d'erreurs dans la transmission, Exemple :

La parité est une technique qui permet de vérifier que le contenu d'un mot n'a pas été changé accidentellement lors de sa transmission.

L'émetteur compte le nombre de 1 dans le mot et met le bit de parité à 1 si le nombre trouvé est impair, ce qui rend le total pair : c'est la parité paire, on peut aussi utiliser la parité impaire, exemple : transmission de 0x82, puis 0xF1, avec parité paire et 2bits de " stop ".

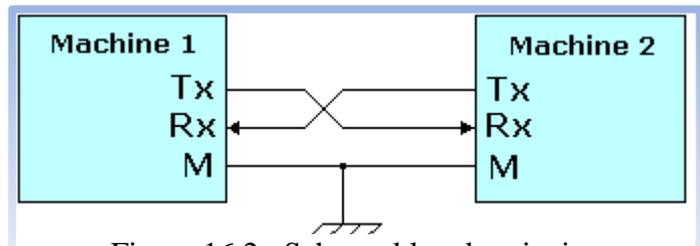


Figure 16.2 : Schema bloc de principe

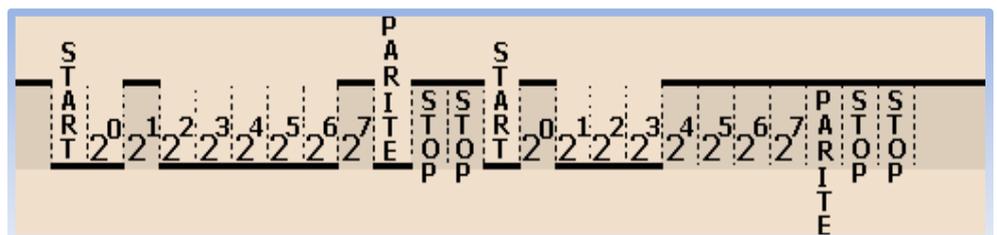


Figure 17 : Exemple d'une transmission serie avec parité paire

L'intérêt de la communication série - nombre de fils réduits : la communication la plus simple peut être faite sur 3 fils (Tx, Rx et masse).

Communication sur de grandes distances à travers le réseau téléphonique, par utilisation d'un MODEM (Modulateur Démodulateur) : Minitel, réseau INTERNET.

II.2.2 Quelques montages à amplificateurs opérationnels :

II.2.2 .1 Montage inverseur :

La fonction de transfert de ce montage est calculé par plusieurs méthodes par exemple les théorèmes de superposition ou de Millman ou la loi des nœuds.

Un signal positif en entrée devient négatif en sortie et le gain du montage est fixé par les valeurs des résistances.

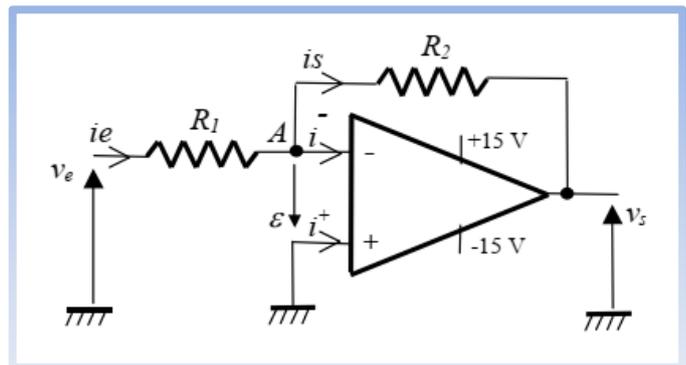


Figure 18.2 : Schéma de montage inverseur à AOP

$$\frac{V_s}{V_e} = -\frac{R_2}{R_1} \quad (2.1)$$

Comme l'entrée non inverseuse est reliée à la masse, indirectement l'entrée inverseuse l'est aussi!, On dit encore que l'entrée inverseuse est une masse virtuelle.

II.2.2.2 Sommateur inverseur :

On applique le théorème de superposition sur chaque entrée.

On éteint tous les générateur sauf le générateur a calculé et en calcule le générateur équivalent de thévnin et son impdance puis on refait pour tous les générateurs et on fait la somme on trouve :

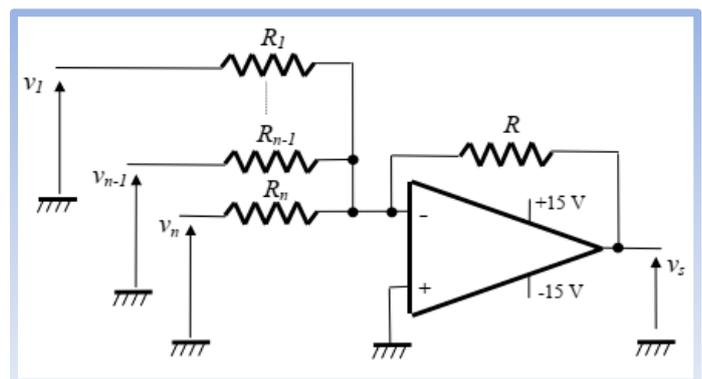


Figure 19.2 : Schéma de montage sommateur

$$V_s = -R \left(\frac{1}{R_1} V_1 + \dots + \frac{1}{R_{n-1}} V_{n-1} + \frac{1}{R_n} V_n \right) \quad (2.2)$$

$1/R_n$ est un coefficient pondérateur affecté à chaque entrée qui permet de faire varier ou d'adapter le gain de chaque entrée.

II.2.2.3 Montage Suiveur :

Le montage suiveur est cas particulier de l'amplificateur non inverseur ou $R1 \rightarrow \infty$ et $R2 \rightarrow 0$.

L'amplificateur fonctionne en régime linéaire car il existe une chaîne de retour depuis la sortie jusqu'à l'entrée inverseuse.

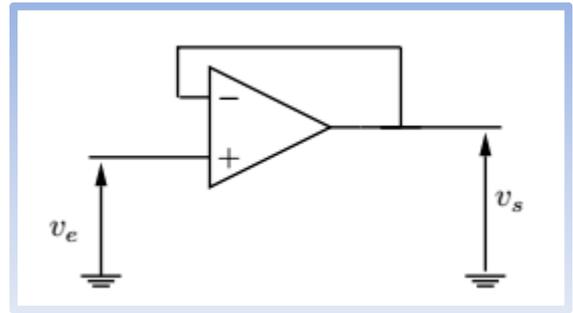


Figure 20 : Schéma de montage suiveur

Donc $\varepsilon = 0$. Ce qui impose $V^- = V^+$, soit $V_s = V_e$. On en déduit que la fonction de transfert statique de montage suiveur est :

$$\frac{V_s}{V_e} = 1 \quad (2.3)$$

Le principal intérêt de ce montage est l'adaptation d'impédance : sa résistance d'entrée est infinie alors que sa résistance de sortie est quasiment nulle. Nous l'utiliserons donc dans les circuits nécessitant une grande impédance de charge.

II.2.2.4 Le convertisseur numérique analogique [14] :

Un convertisseur numérique-analogique (CNA ou en anglais DAC) est un composant électronique dont la fonction est de transformer une valeur numérique (codée sur plusieurs bits) en une valeur analogique proportionnelle à la valeur numérique codée.

Ils existent plusieurs méthodes de la conversion numérique analogique. On cite deux méthodes de réseaux des résistances :

II.2.2.4.1 CNA à réseau des résistances pondérées :

Ce type de convertisseur numérique analogique utilise un amplificateur opérationnel monté en sommateur inverseur

On examine ici un convertisseur 8 bits :

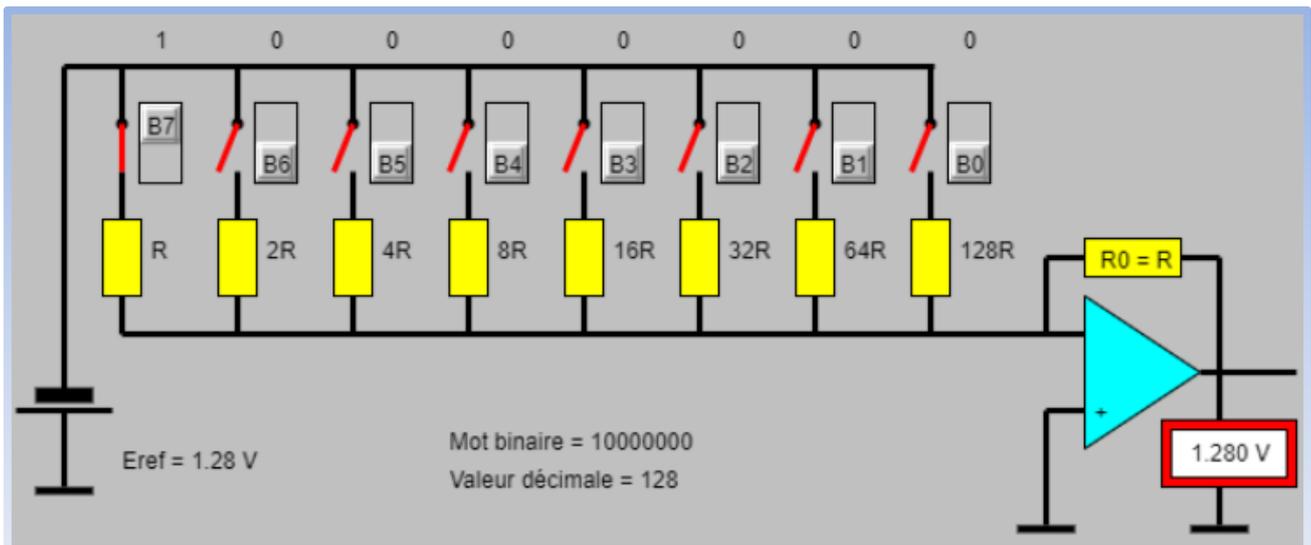


Figure 21.2 : Montage de réseau des résistances pondérées

L'entrée inverseuse est reliée à la sortie par la résistance de contre-réaction $R_0 = R$ ainsi qu'à une série de résistances de valeurs $R, 2R, 4R \dots 128R$. Chacune de ces résistances peut être reliée à une tension de référence E_{ref} par un interrupteur .

Si l'interrupteur k est ouvert, $b_k = 0$ et $b_k = 1$ s'il est fermé .

La tension de sortie de l'amplificateur est donc donnée par:

$$V_s = -E_{ref} \frac{(128(b_7) + 64(b_6) + 32(b_5) + 16(b_4) + 8(b_3) + 4(b_2) + 2(b_1) + b_0)}{128} \quad (2.4)$$

Le mot binaire correspondant à l'état des interrupteurs est ainsi converti en une valeur analogique .

En pratique on utilise des interrupteurs CMOS. Il faut tenir compte de la valeur de la résistance présentée pour ne pas saturer le montage à AOP. Il est par ailleurs difficile de fabriquer la série des résistances avec une précision correcte.

II.2.2.4.2 CNA à réseau R-2R :

Le principe est de créer une valeur analogique en pondérant le poids de chaque bit d'information,

Selon la formule : $V_{out} = K * V_{ref} * \sum_{i=1}^n (2^{n-i} * \alpha_{n-i})$ (2.5)

Avec :

- V_{ref} : maximum de la conversion.
- K : rapport de proportionnalité.
- n : nombre de bits du convertisseur.

- α : valeur du bit n (1 ou 0).

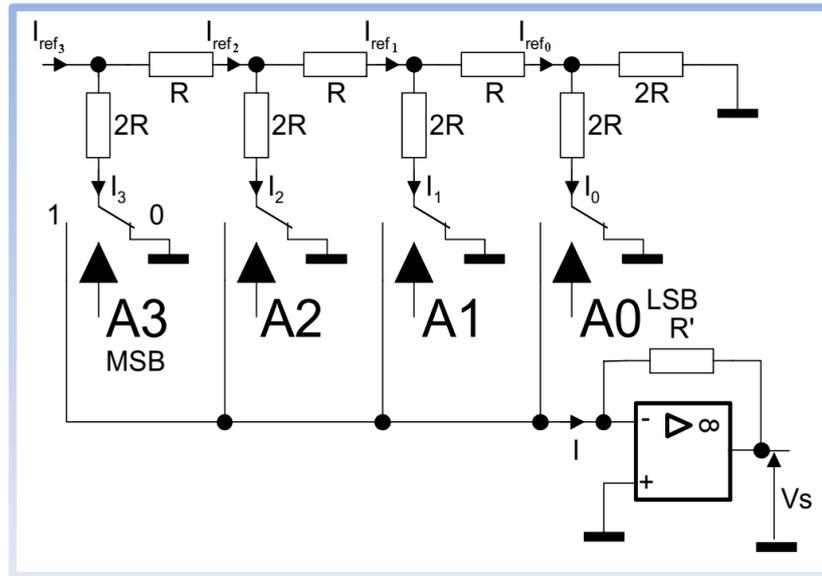


Figure 22 : Réseaux R-2R

On calcule les courants I_3 , I_2 , I_1 et I_0 en fonction d' I_{ref3} , on applique le pont diviseur de courant :

$$I_3 = I_{ref3} \frac{2R}{2R+2R} = \frac{I_{ref3}}{2} \quad (2.6)$$

$$I_2 = \frac{I_{ref3}}{2} \frac{2R}{2R+2R} = \frac{I_{ref3}}{4} \quad (2.7)$$

$$I_1 = \frac{I_{ref3}}{4} \frac{2R}{2R+2R} = \frac{I_{ref3}}{8} \quad (2.8)$$

$$I_0 = \frac{I_{ref3}}{8} \frac{2R}{2R+2R} = \frac{I_{ref3}}{16} \quad (2.9)$$

Calcul de courant I en fonction d' I_{ref3} :

$$I = I_3 + I_2 + I_1 + I_0 = I_{ref3} \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} \right)$$

$$\Rightarrow I = \left(\frac{I_{ref3}}{16} \right) (8 * A_3 + 4 * A_2 + 2 * A_1 + 1 * A_0) \quad (2.10)$$

Ce qui est généralisé par la formule (2.1) de début.

II.2.2.4.3 CNA à Circuit intégré DAC0808 :

C'est un convertisseur 8 bit numérique analogique qui fonctionne avec le principe de réseau de résistances R-2R.

Le constructeur nous donne les schémas typiques d'utilisation et de test, parmi lesquelles nous citons le montage de la figure 13.2 :



Figure 23.2 : DAC0808

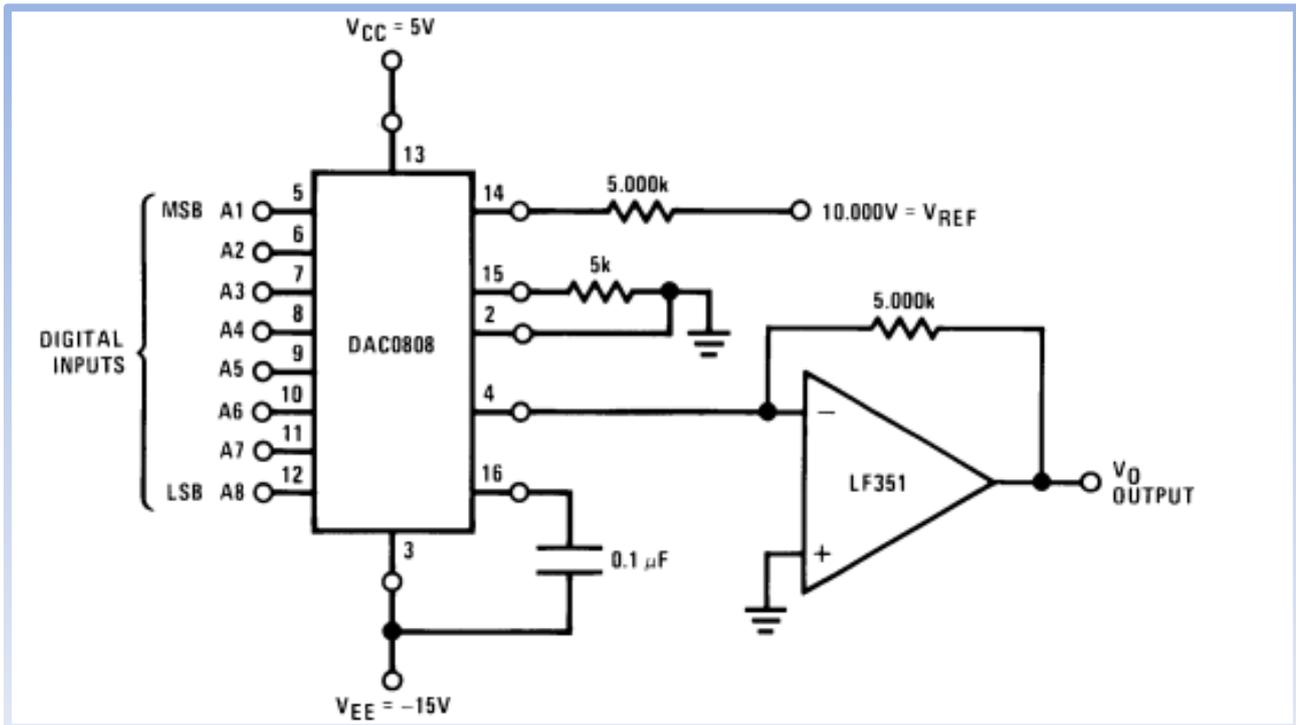


Figure 24.2 : montage type du DAC0808

La tension de sortie est :

$$V_o = V_{ref} \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right) \quad (2.11)$$

Avec $V_{ref}=10V$.

Et le circuit de test typique est représenté dans la figure 14 :

L'équation de courant de sortie est comme celle d'un réseau R-2R :

$$I_0 = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right) \quad (2.12)$$

Et $K = \frac{V_{ref}}{R_{14}} = I_{ref}$, $A_n=1$ si elle est en niveau haut ou $A_n=0$ si elle est en niveau bas.

Chapitre 3 :

Simulations et résultats expérimentaux

II.3. Introduction :

Dans ce chapitre on va présenter le schéma synoptique de GBF, le circuit de simulation sur le logiciel ISIS et l'organigramme de programme implémenté dans le microcontrôleur, ainsi que la présentation des différents résultats de simulation et essais expérimentales du circuit réalisé.

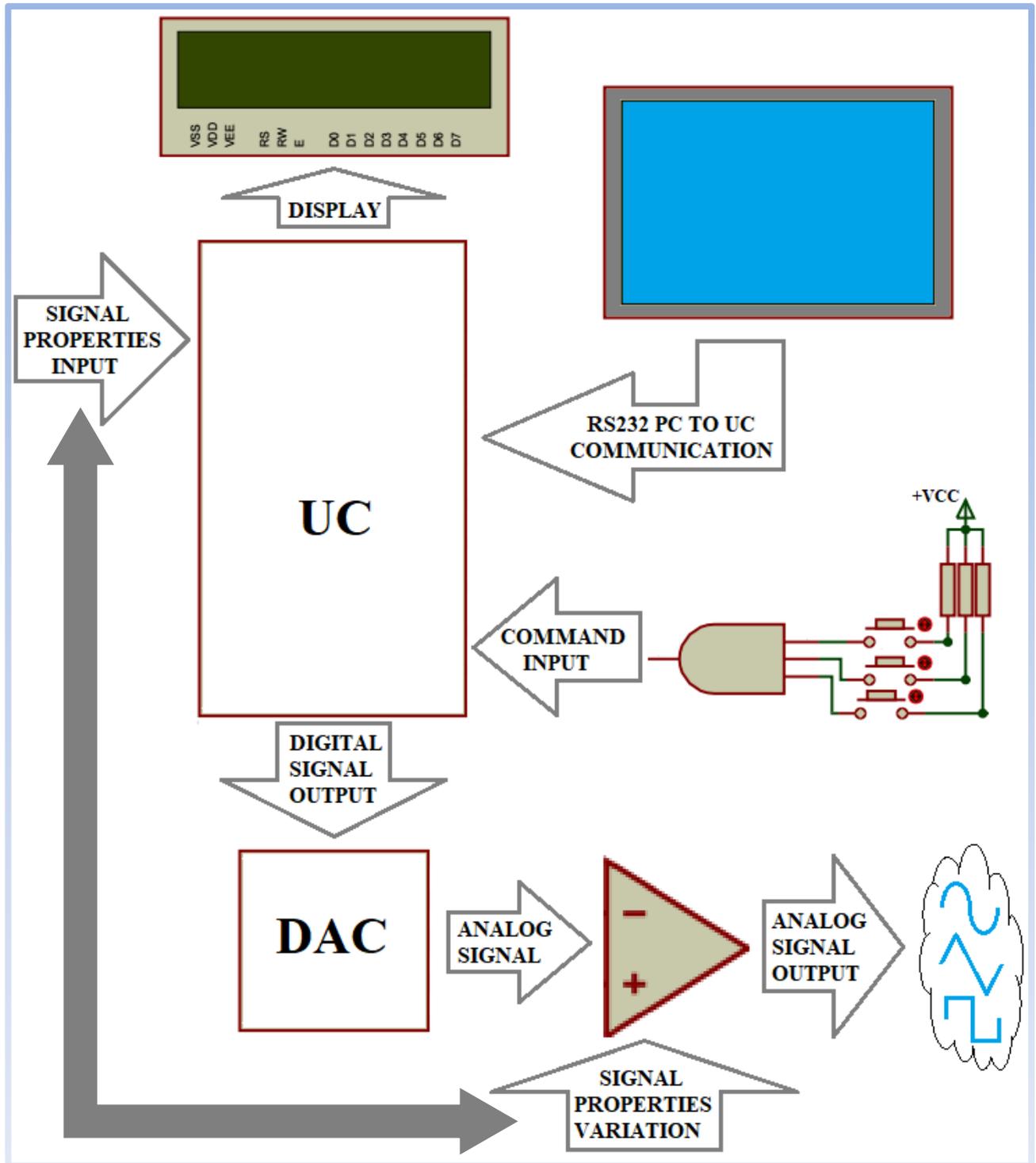


Figure 25.3 : Schéma sinoptique d'un GBF

II.4. Le fonctionnement :

Le schéma présenté dans la figure (1.3) est basé sur la génération d'un signal numérique a 8 bits par le microcontrôleur qui sera converti à l'aide du circuit intégré DAC (CNA convertisseur numérique / analogique) en un signal analogique (triangulaire ; carré ; sinusoïdal).

Le signal résultant passe dans un circuit amplificateur a AOP pour le réglage de l'amplitude et le décalage du signal final via des potentiomètres doublé pour la prise des tensions proportionnels aux variations de signal pour être affichée sur LCD.

Le module ADC du microcontrôleur convertie ces tensions analogiques a des valeurs numériques pour calculer et afficher l'amplitude et le décalage du signal de sortie avec d'autres informations tel que le calibre, la fréquence et la forme de signal de sortie sur un afficheur LCD.

La partie logique de commande consiste à des boutons connectée au microcontrôleur avec une porte logique ET.

Une liaison RS232 avec le PC permet de varier le calibre, la fonction et la fréquence de signal de sortie à l'aide d'une interface graphique réalisée avec Java.

II.5. La partie de simulation du circuit électronique:

Le schéma électronique complet est présenté sur la figure 2.3, le pic 16F877 génère des signaux numériques sous forme d'un octet (8bits) sur le port D.

Le convertisseur numérique analogique DAC connecté au port D transforme ces signaux numériques en un signal analogique de formes (triangulaire, sinusoïdale et carré).

Le premier AOP est connecté avec la sortie du DAC pour la correction (symétrique sans offset) de signal analogique émis par ce dernier.

La variation de l'amplitude de signal est réalisée par un amplificateur inverseur a gain maximal égal à 1, d'où la résistance de la réaction et un potentiomètre ce qui nous permet de régler l'amplitude du signal de sortie.

Le troisième AOP est un amplificateur soustracteur à un gain unité qui fait la soustraction du signal appliquée à l'entrée négative de l'AOP avec une tension continue de référence dans l'entrée positive pour avoir le décalage de signal de sortie (réglage de l'offset).

Cette tension de référence varie à l'aide d'un potentiomètre lié à un amplificateur suiveur, la sortie de suiveur est connectée à l'entrée positive de l'amplificateur soustracteur.

Les boutons connectés avec la porte logique ET sont aussi connectés avec les broche de pic pour validé les choix sélectionnés par l'utilisateur et c'est comme suite :

Bouton VALIDATE connecté entre la proche B0 et la sortie du port logique ET pour validé les nouvelles valeurs d'amplitude, de fréquence et de décalage.

Bouton CALIBRE connecté au proche B1 d'où l'état 0 valide le changement entre les gammes de fréquence (10Hz et 1000Hz).

Bouton FUNCTION connecté au broche B2 d'où l'état 0 valide le changement entre les formes (sinusoïdale, triangulaire et carre) du signal de sortie.

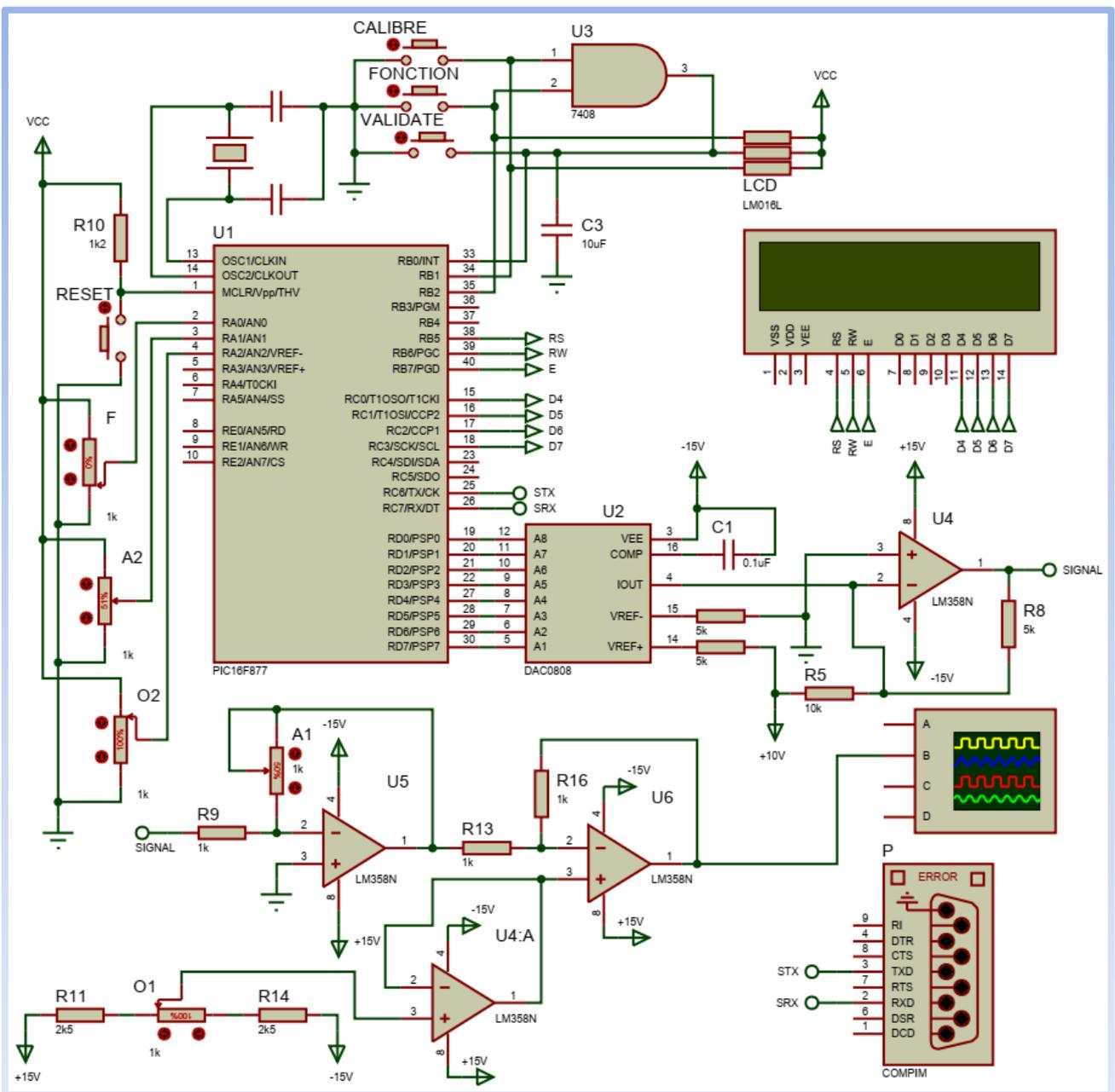


Figure 26.2 : Circuit électronique de simulation sur ISIS

La gamme de fréquence sélectionnée par le calibre est régit par la variation d'un potentiomètre connecté sur l'entrée analogique (A0) du microcontrôleur.

Les deux potentiomètres de l'amplificateur d'amplitude (A1) et de l'amplificateur soustracteur (O1) de décalage de signal sont doublés avec une seule tige (A1, A2) et (O1, O2), qui veut dire qu'on a quatre potentiomètres au lieu de deux.

Les deux potentiomètres additionnels sont alimentés et liés aux entrées analogiques RA1 et RA2 du microcontrôleur, ce qui permet l'isolation mécanique entre le signal généré et la tension continue mesurée avec la même variation assurée par la tige, les valeurs prises pour la fréquence, l'amplitude et le décalage avec le calibre et la fonction de signal de sortie sont affichés sur un LCD.

Le microcontrôleur est aussi connecté au PC à travers une liaison série RS232 pour choisir les options (calibre, fonction et fréquence) du signal à partir d'une interface graphique simple, l'envoi d'un seul caractère déclenche une interruption pour valider les paramètres dans le programme de microcontrôleur.

II.6. Résultats de simulation :

Dans cette partie, nous présentons les résultats de simulation du circuit précédant en utilisant le logiciel de Proteus :

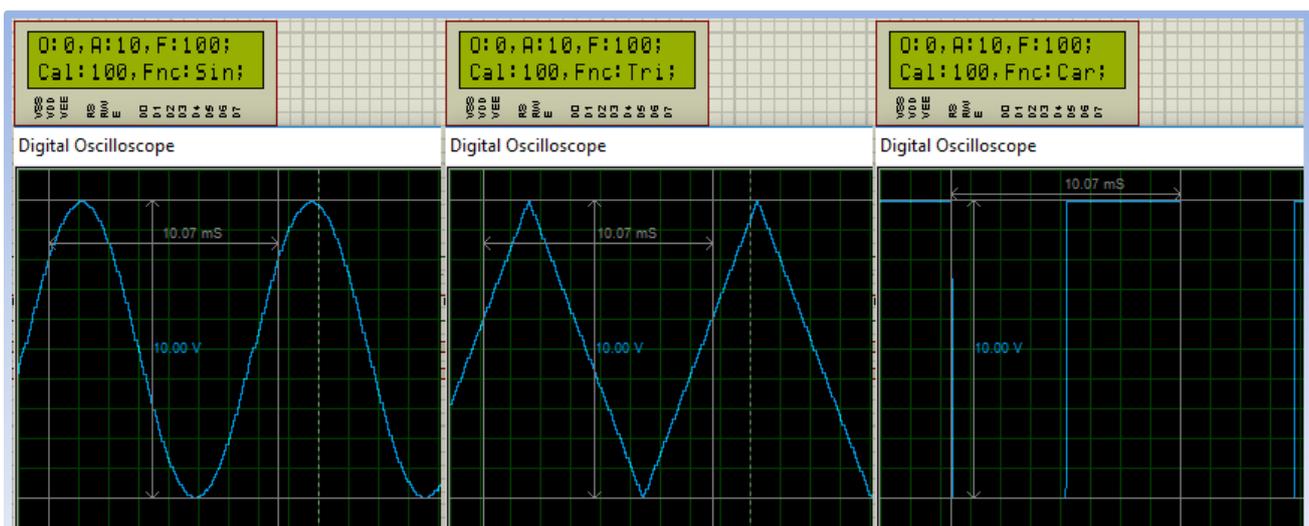


Figure 27.3 : Les trois formes de signal avec les mêmes valeurs des propriétés

Dans la figure (3.3) les trois signaux (sinusoïdal, triangulaire et carré) sont représentés pour le réglage moyen de la fréquence (100Hz), une amplitude maximale (10V) et un décalage nul.

Dans la figure (4.3) on a changé les valeurs de la fréquence et de l'amplitude pour les trois signaux vers la fréquence maximale de chaque signal, une amplitude moyenne et un décalage maximal.

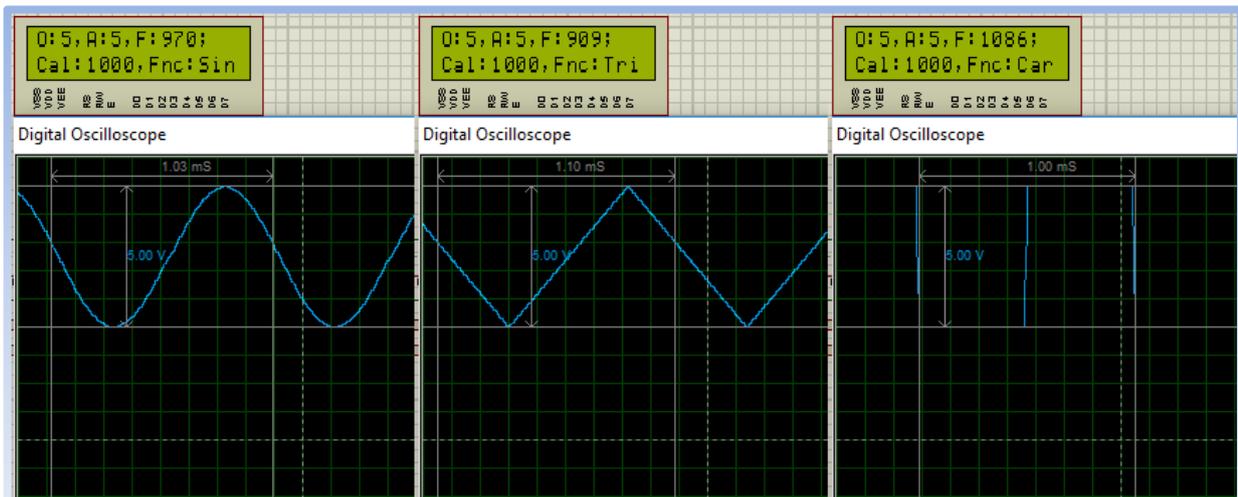


Figure 28.3 : les trois formes de signal de sortie a calibre, fréquence et décalage maximal et amplitude moyen

La liaison série RS232 permet la réception des choix des options de GBF depuis une interface graphique dans le PC, cette interface graphique est programmé avec la plate-forme de programmation Netbeans, la figure (5.3) représente cette interface.

La plate-forme NetBeans est un cadre générique pour les applications Swing (Balancoire). Il fournit la "plomberie" que chaque développeur devait auparavant écrire, lui-même enregistrement de l'état, connexion des actions aux éléments de menu, aux éléments de la barre d'outils et aux raccourcis du clavier et la gestion des fenêtres, etc.



Figure 29.3: L'interface graphique

Les résultats de la simulation avec interface (application) graphique sont présentés dans la figure (6.3) où on varie les trois formes de signal avec le même calibre et les fréquences maximales de chaque forme.

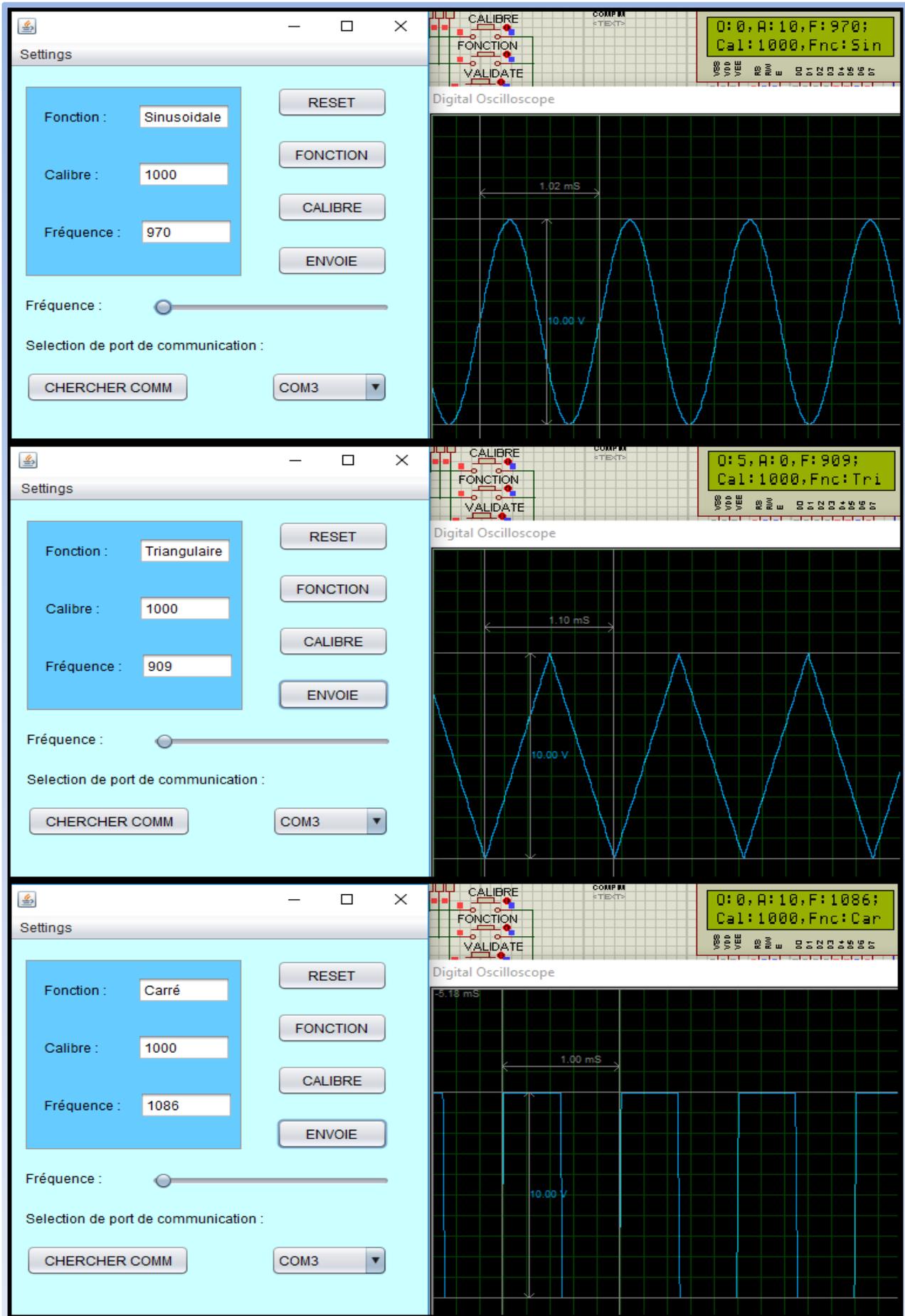


Figure 30.3 : La commande de générateur avec l'interface graphique

Ces résultats de simulation (Figure 31.3 figure 4.3 et figure 3.3) nous ont permis de valider notre circuit ainsi que l'interface graphique, du fait que les différents réglages en fréquence ; en amplitude et en décalage sont bien réalisés dans cette étude. Nous passons maintenant aux tests du circuit réel sur plaque d'essais.

II.7. Résultats expérimentaux :

La figure (7.3) représente le circuit expérimental en marche implanté dans la plaque d'essais et l'oscilloscope numérique pour visualiser les signaux de sortie qui sont représentées par la suite.

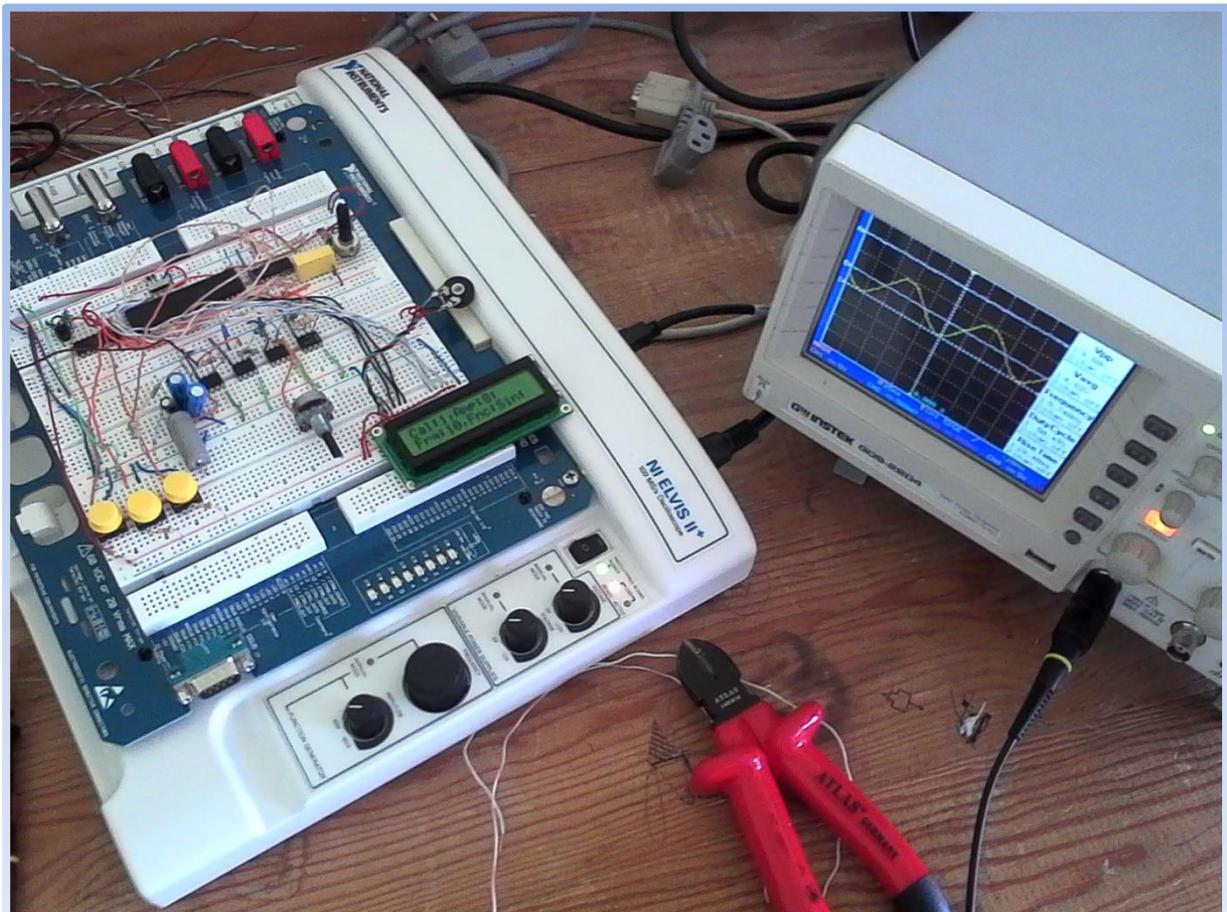


Figure 32.3 : Circuit de Projet implanté sur plaque d'essais

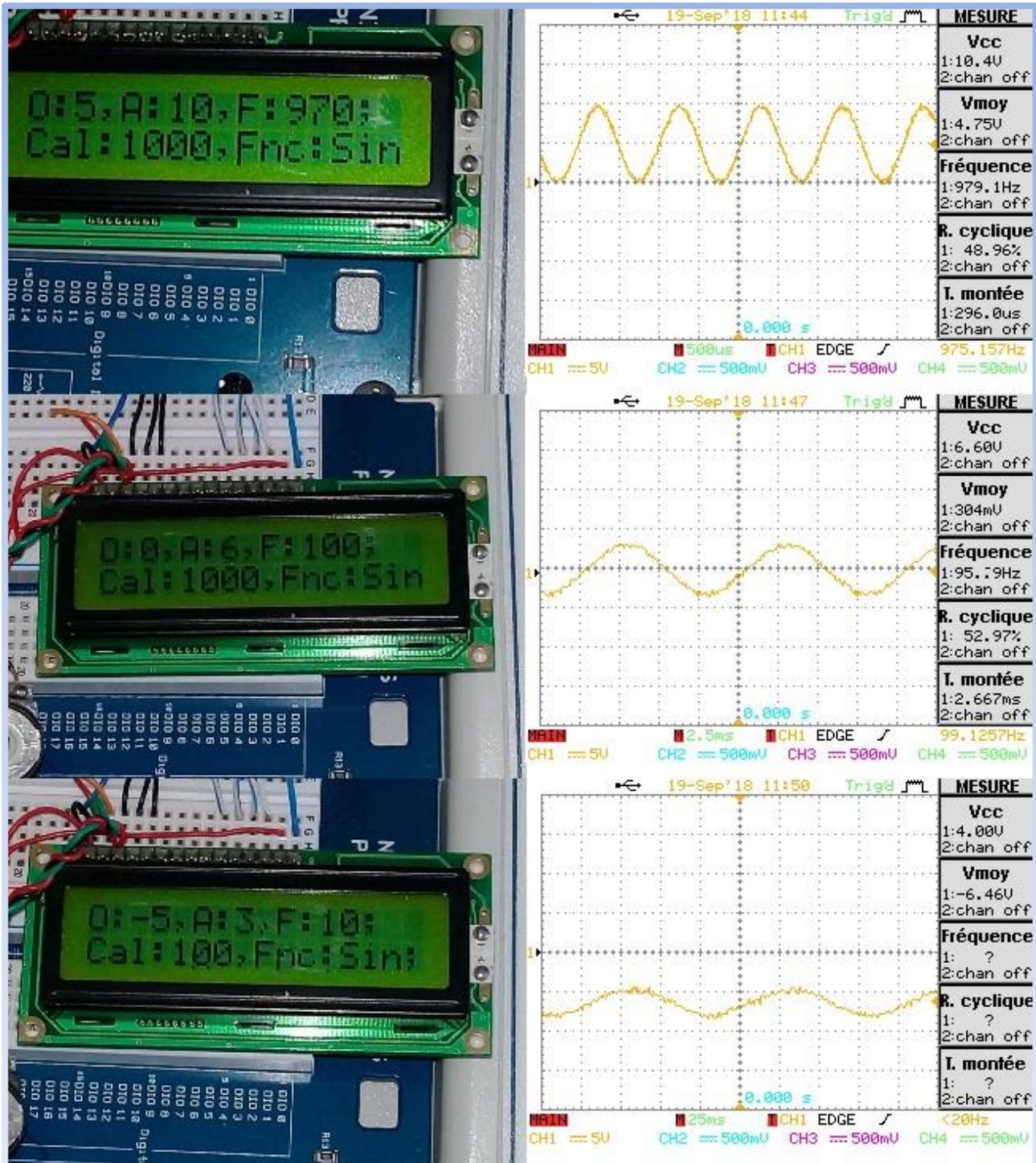


Figure 33.3 : Trois acquisition de signal sinusoidale

La figure (8.3) représente trois acquisitions de signal de sortie prise par l'oscilloscope numérique pour la forme sinusoidale pour différents calibres et fréquences (10, 100 et 970 Hz), différents amplitudes (10, 6, et 3 V) et différents décalages (5, 0 et -5 V).

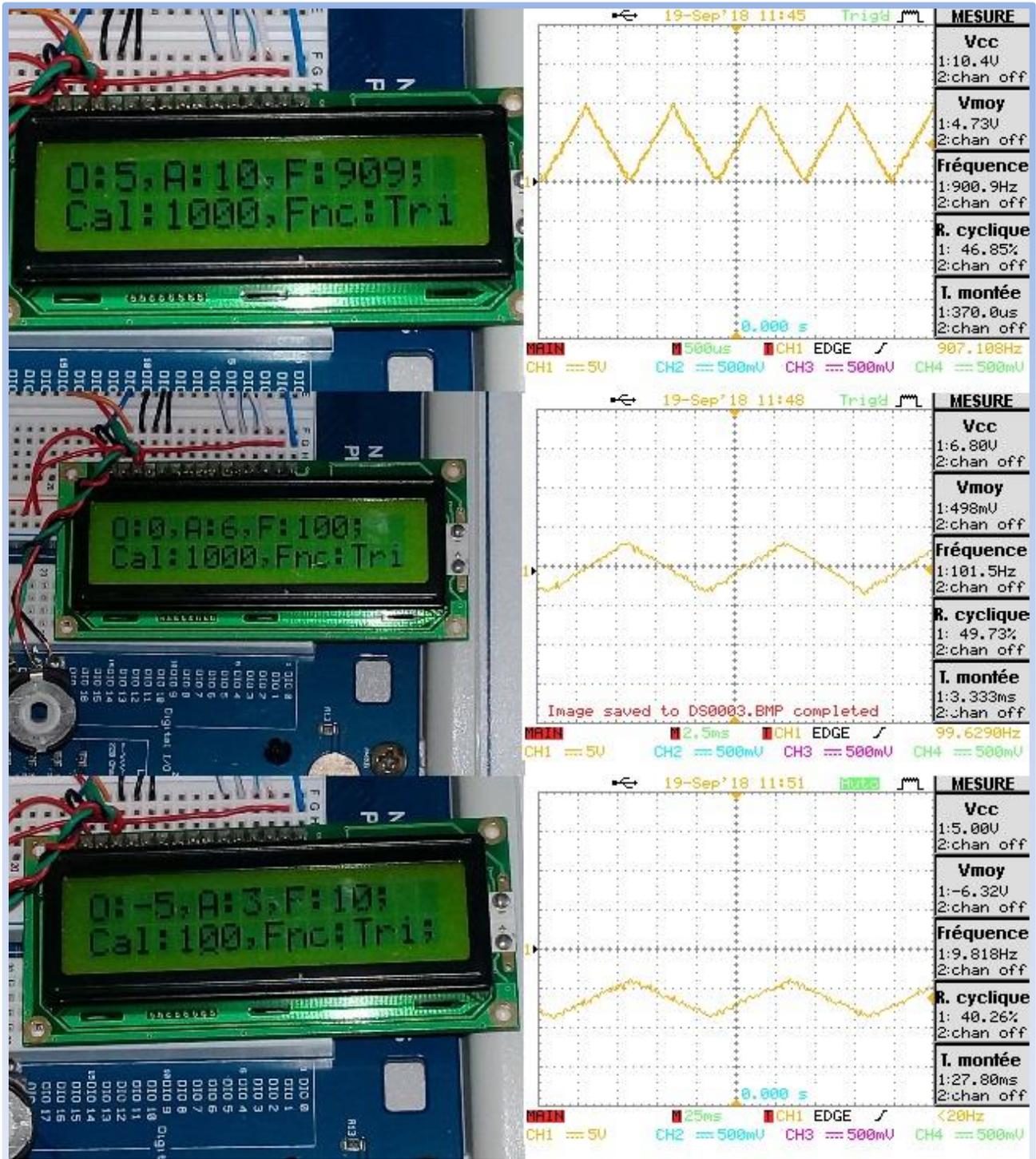


Figure 34.3 : Trois acquisition de signal triangulaire

Les trois signaux triangulaires pour différents calibres, fréquences, amplitudes et décalages sont visualisés sur la figure (9.3).

La figure (10.3) représente la variation du signal carré en varions la fréquence et l'amplitude. Il est à noter que les mesures obtenues par le pic pour les différents signaux (carré, sinusoïdal, et triangulaire) et qui sont affichés sur LCD sont en concordance avec celles visualisées sur oscilloscope numérique. Ce qui approuve la méthode de mesure utilisé dans ce projet et qui

consistait à mesurer la valeur maximale des différents signaux, en mesurant la valeur obtenue vis des potentiomètres doublés(tension continue image de la tension maximale de sortie).

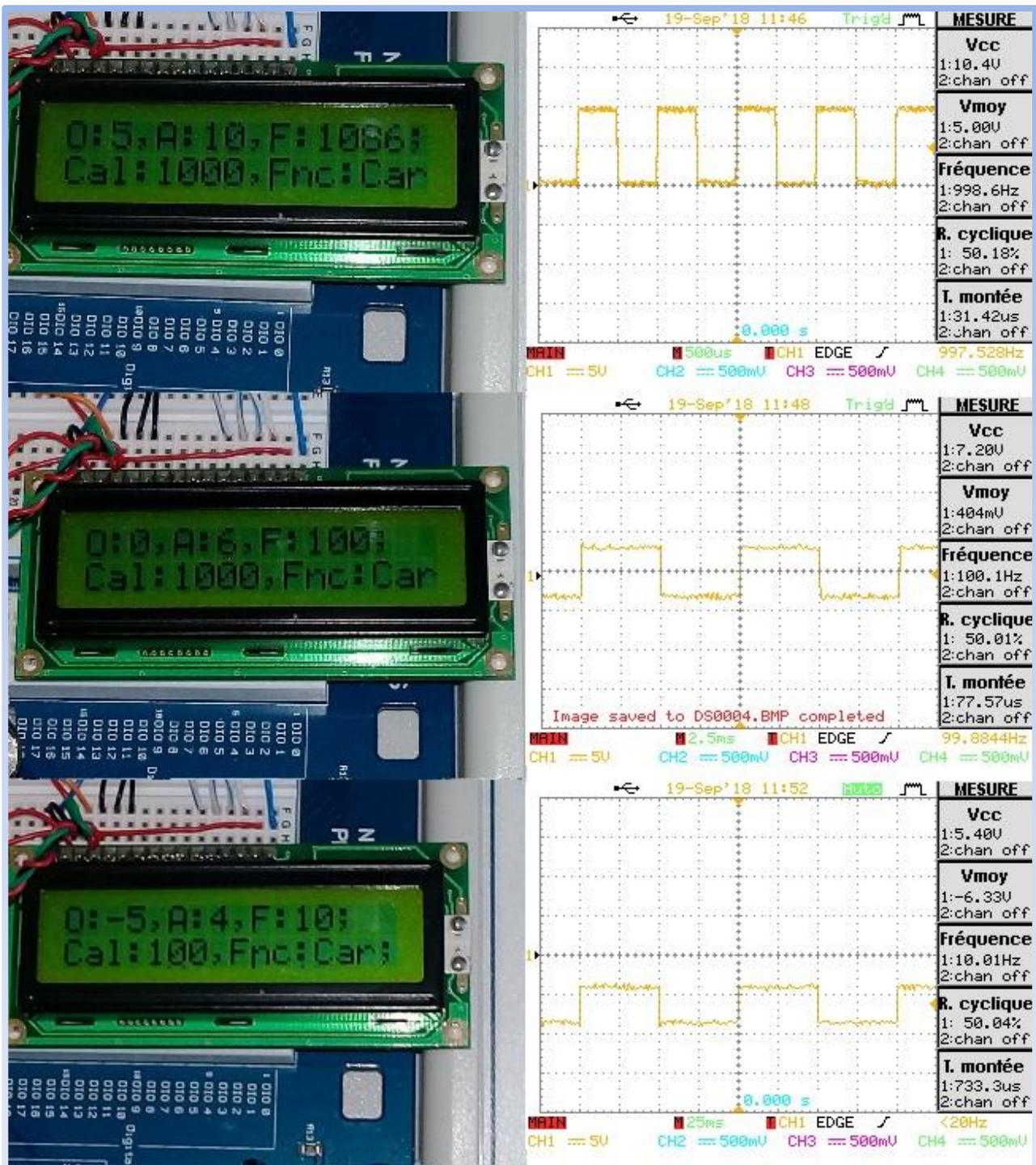


Figure 35.3 : Trois acquisitions de signal créneaux avec calibre, fréquence et amplitude variable

Finalement, limité par la fréquence de fonctionnement du microcontrôleur (quartz de 20MHz), et le temps dissipé par l'instruction (`Delay_us()`) environ 3.6 us a une entré nulle de réglage de la fréquence.

Notre générateur de signaux, en prenant 128 pas d'échantillonnage est bien limité en fréquence du faite que la fréquence maximale ne peut dépasser 1.2 kHz.

II.8. Amélioration du générateur de fréquence :

Pour augmenter la fréquence des signaux, on procède à diminuer le nombre d'échantillons qui a été fixé à 30 échantillon par période dans cette partie, de ce faite la fréquence maximale atteint les 4 KHz.

Cette technique a pour effet une distorsion de signal (forme escalier) qu'est nettement visible pour les trois signaux (sinusoïdale, triangulaire et carré) sur la figure (11).

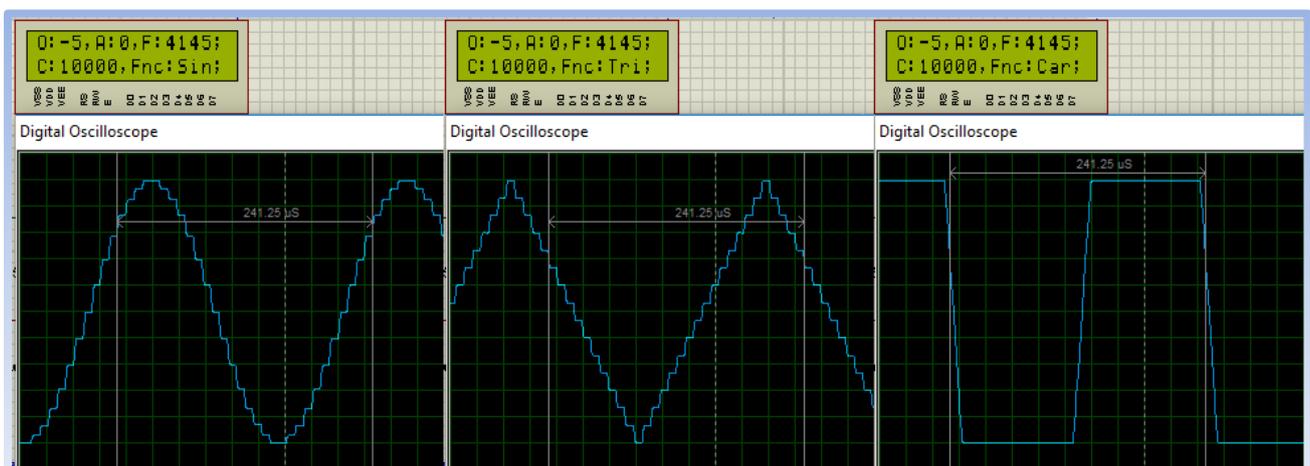


Figure 36.3 : les trois signaux pour des fréquences améliorées

L'amélioration des formes de signaux peut être obtenue en ajoutant un circuit de filtrage, pour lisser ces signaux. Le lissage du signal sinusoïdal est simple par contre pour les signaux triangulaire et carré leurs lissage nécessitent une étude bien détaillée. Il est à noter que le circuit de lissage n'est autre qu'un filtre passe bas d'ordre 2.

II.9. Conclusion :

Faire concevoir un GBF numérique avec les faibles propriétés de pic 16F877 a donné des résultats satisfaisants, malgré les lacunes de la programmation avec le compilateur de PICC CCS qui ne donne pas la main pour une programmation détaillée et précise.

Le signal de sortie dépasse la fréquence de 900 Hz avec une résolution de 128 échantillons par période pour les formes sinusoïdale et triangulaire, on peut doubler ou tripler la fréquence maximale des formes sinusoïdale et triangulaire si en diminuant la résolution qui vas produire des distorsions du signal de sortie.

Le signal créneaux (carré) dépasse les 110KHz sur la sortie de CNA pour deux échantillons et la sortie TTL atteindre les 180KHz avec des AOP a fréquence de (100MHz de gain unité), mais à cause des limites des AOP de (1MHz de gain unité) utiliser dans ce montage en ne peut pas dépasse quelque KHz sans avoir l'atténuation de signal de sortie.

Ce travail peut être amélioré en utilisant un pic 18Fxxx qui a une horloge de fonctionnement 40 MHz et si le programme est compilé en langage assembleur il va permettre d'atteindre une fréquence maximale plus grande, d'améliorer la précision de la fréquence de sortie et même d'ajouter d'autres fonctionnalités telles que la modulation de la largeur d'impulsion, la modulation en amplitude.

Par contre aux GBFs numériques commercialisés qui ne contient pas des microcontrôleurs mais des différents types microprocesseurs à 32 et 64 bit permettant le traitement de signal numérique avec une grande résolution et précision, atteindre une fréquence de quelque dizain de GHz avec plusieurs options tel que le balayage en fréquence, la modulation en amplitude et en fréquence, la génération des signaux arbitraires et d'autre options. Ainsi ils contiennent des mémoires de stockage de grande capacité pour l'acquisition et le stockage d'une grande quantité des données des signaux.

Conclusion générale

Ce mémoire avait comme objectif l'étude et la simulation et la réalisation d'un générateur basse fréquence GBF à base du microcontrôleur 16F877, les résultats de simulation et de réalisation sont en cohérente concordance, ce qui nous a permis de valider notre circuit proposé à savoir le système de mesure (double potentiomètre).

Les caractéristiques du pic 16F877 (20 MHz) ont limité considérablement la fréquence qui se limite à 1KHz en considérant 128 pas d'échantillonnage. L'augmentation en fréquence en diminuant le pas d'échantillonnage (30 pas) la fréquence maximale atteint 5KHz avec des distorsions nettement visibles qui peuvent être lissés par un circuit filtre passe bas d'ordre 2 bien étudié.

Une autre alternative est d'écrire le programme en assembleur peut également augmenter le pas d'échantillonnage et par suite augmenter la fréquence maximale des signaux de sortie.

La simulation et la réalisation d'un générateur de signaux basses fréquences à base d'un microcontrôleur pic 16F877 avec ces faibles caractéristiques dans le traitement de signal n'est qu'un simple exemple ou prototype d'un GBF numérique qui a été validé et par suite peut être implémenté dans des microcontrôleurs plus puissants tels que les DSPic.

Ce montage si simple peut être exploité comme un générateur de fonctions à basse fréquences dans les séances de travaux pratiques du module électronique fondamentale 1 et 2.

Liste des figures

Chapitre 1 :

<u>Figure 1 : Générateur de fonctions basses fréquences</u>	<u>1</u>
<u>Figure 3 : Oscillateur à pont de Wien</u>	<u>2</u>
<u>Figure 4 : Les différents signaux de sortie</u>	<u>3</u>
<u>Figure 5 : Oscillateur à un amplificateur opérationnel</u>	<u>4</u>
<u>Figure 6 : Signal de sortie de l'oscillateur dans la simulation</u>	<u>6</u>
<u>Figure 7 : Trigger de Schmitt en cascade avec un Intégrateur.</u>	<u>7</u>
<u>Figure 8 : Effet hystérésis du comparateur non inversant</u>	<u>7</u>
<u>Figure 9 : Signaux de simulation créneaux et triangulaire</u>	<u>9</u>
<u>Figure 10 : Montage conformateur a diode a coté de signal triangulaire écréte</u>	<u>10</u>
<u>Figure 11 : Générateur de fonctions</u>	<u>12</u>
<u>Figure 12 : Les 3 signaux de sortie du générateur de fonction</u>	<u>12</u>

Chapitre 2 :

<u>Figure 1 : Un microcontrôleur Microchip</u>	<u>14</u>
<u>Figure 2 : Brochage de pic 16F877</u>	<u>14</u>
<u>Figure 3 : Architecture interne de pic 16F877</u>	<u>15</u>
<u>Figure 4 : Afficheur LCD 16x4</u>	<u>17</u>
<u>Figure 5 : Schéma bloc de principe</u>	<u>18</u>
<u>Figure 6 : Exemple d'une transmission série avec parité paire</u>	<u>18</u>
<u>Figure 7 : Schéma de montage inverseur a AOP</u>	<u>19</u>
<u>Figure 8 : Schéma de montage sommateur inverseur</u>	<u>19</u>
<u>Figure 9 : Schéma de montage suiveur</u>	<u>20</u>
<u>Figure 10 : Montage de réseau des résistances pondérées</u>	<u>21</u>
<u>Figure 11 : Réseaux R-2R</u>	<u>22</u>
<u>Figure 12 : DAC0808</u>	<u>22</u>
<u>Figure 13 : Circuit d'utilisation typique</u>	<u>23</u>
<u>Figure 14 : Circuit de test des définitions des notations</u>	<u>24</u>

Chapitre 3 :

<u>Figure 1 : Schéma sinoptique d'un GBF</u>	<u>25</u>
<u>Figure 2 : Circuit de simulation sur ISIS</u>	<u>27</u>
<u>Figure 3 : Les trois formes de signal avec les mêmes valeurs des propriétés</u>	<u>28</u>
<u>Figure 4 : les trois formes de signal de sortie a calibre, fréquence et décalage maximal et amplitude moyen</u>	<u>29</u>
<u>Figure 5 : L'application graphique</u>	<u>29</u>
<u>Figure 6 : La commande de générateur avec l'interface graphique</u>	<u>30</u>
<u>Figure 7 : Circuit de Projet implanté sur plaque d'essais</u>	<u>31</u>
<u>Figure 8 : Trois acquisitions de signal sinusoïdale</u>	<u>32</u>
<u>Figure 9 : Trois acquisitions de signal triangulaire</u>	<u>33</u>
<u>Figure 10 : Trois acquisitions de signal créneaux avec calibre, fréquence et amplitude variable</u>	<u>34</u>
<u>Figure 11 : les trois signaux pour des fréquences améliorées</u>	<u>35</u>

Résumés

Résumé en français

Dans la réalité les GBFs numériques sont plus répandues et très utilisées par contre à leurs anciens GBFs analogiques.

Cette mémoire a pour but de clarifier les avantages et inconvénients des deux types de conception (analogique et numérique) des GBFs pour comprendre la popularité des GBFs numériques.

Commençant par une petite introduction sur l'histoire des GBFs analogiques puis passant au premier chapitre qui représente la vérification d'une étude théorique et expérimentale de quelques types de montages des oscillateurs, mettront en évidence les limites des composants électroniques, des oscillateurs et les défauts des signaux générés.

Finissant ce chapitre avec une conclusion qui argumente à l'aide de l'étude faite au long de ce chapitre notre besoin de passer à la numérisation des GBFs en essayant de faire la conception d'un simple GBF numérique à microcontrôleur le PIC 16F877 pour voir les propriétés des GBFs numériques.

Le deuxième chapitre contient les définitions du PIC 16F877 et ces différents modules qui peuvent être utilisés lors de la conception de notre GBF numérique, puis les définitions des autres composants majeurs utilisés avec le PIC.

Le troisième chapitre contient le schéma synoptique de fonctionnement de notre GBF, le circuit de simulation et les essais expérimentaux avec les commentaires sur les différentes représentations des résultats obtenus, il se termine par une conclusion concernant les limites de notre GBF et quelques suggestions sur les méthodes et solutions d'amélioration de son fonctionnement.

La conclusion générale de cette étude confirme la favorisation des GBFs numériques sur les GBFs analogiques et représente les avantages de la numérisation des GBFs et les évolutions possibles à avoir dans la future.

Résumé en anglais

In reality, the digital LFGs (low frequency generators) are more popular than their old analog FGs (function generators).

This memory aims to clarify the advantages and disadvantages of the two types of FGs designs (analog and digital) to understand the popularity of digital FGs.

Beginning with a small introduction to the history of analog GBFs then moving on to the first chapter that represents the verification of a theoretical and experimental study of some types of electronic oscillators, showing the limits of electronic components, oscillators and defects signals generated.

Finishing this chapter with a conclusion that argues with the help of the study made in the chapter our need for digitizing analog FGs, trying to design a simple digital FG based on pic 16F877 microcontroller to explore the properties of digital FGs.

The second chapter contains definitions of the pic 16F877 and these different modules used in the design of our digital FG, and the definitions of other major components of the circuit.

The third chapter contains the synoptic diagram of our FG, the simulation circuit and experimental tests with comments on the different representations of the obtained results, ending with a conclusion concerning the limits of our FG and some suggested methods and solutions to improve its operation.

The general conclusion of this study confirms the advantage of digital GBFs over analog GBFs and represents the benefits of digitizing the FGs and their possible future developments.

Résumé en arabe

في الحياة الواقعية مولدات الترددات المنخفضة الرقمية GBFs تستخدم على نطاق واسع عكس مولدات الترددات المنخفضة التناظرية القديمة.

توضح هذه المذكرة نقاط قوة وضعف مجالي التصميم (التناظري والرقمي) لمولدات الدوال ذات الترددات المنخفضة وذلك لفهم شعبية مولدات التواتر المنخفضة الرقمية.

نبدأ بمقدمة صغيرة لتاريخ المولدات التناظرية ثم نمر للفصل الأول الذي هو التحقق من دراسة نظرية وتجريبية لبعض أنواع تركيبات المذبذبات، مظهرين حدود المكونات الإلكترونية التناظرية، والمذبذبات وعيوب الإشارات الناتجة.

نهي هذا الفصل بالاستنتاج الذي يحتج بمساعدة الدراسات السابقة لحاجتنا الى رقمنة مولدات الترددات المنخفضة حيث سنحاول تصميم مولد ترددات منخفضة رقمي بسيط بواسطة المتحكم pic 16F877 لمعرفة خصائص المولدات الرقمية.

الفصل الثاني يتضمن تعريفات مكونات المشروع الاساسية وتعريف المتحكم pic 16F877 وملحقته التي يمكن أن تستخدم اثناء التصميم.

الفصل الثالث يحتوي على الرسم التخطيطي لعمل الجهاز، والدارة الكهربائية في برنامج المحاكات والاختبارات التجريبية في المخبر مع التعليقات على النتائج المختلفة التي تم الحصول عليها، وينتهي هذا الفصل باستنتاج حول حدود اشتغال الجهاز مع اقتراح بعض الطرق والحلول لتحسينه.

الاستنتاج العام لهذه الدراسة يؤكد تفضيل المولدات الرقمية على المولدات التناظرية ويبين فوائد رقمنة هذه الاخيرة والتطويرات التي تتيحها عملية الرقمنة لدا مصنعها في المستقبل.

Références

Introduction générale :

- 1- https://www.eetimes.com/document.asp?doc_id=1224975 valide à 09/06/2018.

Chapitre 1 :

- 2- [https://fr.wikipedia.org/wiki/Générateur_de_basses_fréquences](https://fr.wikipedia.org/wiki/G%C3%A9n%C3%A9rateur_de_basses_fr%C3%A9quences) valide à 09/06/2018.
- 3- [https://fr.wikipedia.org/wiki/Oscillateur_\(électronique\)](https://fr.wikipedia.org/wiki/Oscillateur_(%C3%A9lectronique)) valide à 09/06/2018.
- 4- Les oscillateurs en électronique projet de physique P6 STPI/P6/2015-033 INSA ROUEN.
- 5- GELE4011 Chapitre 4 : Génération de signaux : Gabriel Cormier, Ph. D. Ing. Université de Moncton, Automne 2010.
- 6- <http://ressources.univ-lemans.fr/AccesLibre/UM/Pedago/physique/02/electro/conforme.html> valide à 09/06/2018.

Chapitre 2 :

- 7- [https://fr.wikipedia.org/wiki/Microcontrôleur](https://fr.wikipedia.org/wiki/Microcontr%C3%B4leur)
- 8- Data sheet pic 16F877
- 9- Data sheet pic 16F877
- 10- <https://www.engineersgarage.com/electronic-components/16x2-lcd-module-datasheet> valide à 09/06/2018.
- 11- <https://sitelec.org/cours/abati/rs232.htm> valide à 09/06/2018
- 12- Cours d'électronique, ENI2, Bruno François Rappel sur les outils d'analyse.
- 13- [https://fr.wikipedia.org/wiki/Convertisseur_numérique-analogique](https://fr.wikipedia.org/wiki/Convertisseur_num%C3%A9rique-analogique) valide à 09/06/2018.
- 14- <http://ressources.univ-lemans.fr/AccesLibre/UM/Pedago/physique/02/electro/cnarpond> valide à 09/06/2018.
- 15- Data sheet DAC0808