

RÉPUBLIQUE ALGÉRIENNE DÉMOCRATIQUE ET POPULAIRE
MINISTÈRE DE L'ENSEIGNEMENT SUPÉRIEUR ET DE LA RECHERCHE SCIENTIFIQUE

NIVERSITÉ IBN-KHALDOUN DE TIARET

FACULTÉ DES SCENCES APPLIQUEES

DÉPARTEMENT DE GENIE ELECTRIQUE



MEMOIRE DE FIN D'ETUDES

Pour l'obtention du diplôme de Master

Domaine : Sciences et Technologie

Filière : Electronique

Spécialité : Electronique des systèmes embarqués

THÈME

Création d'une interface graphique pour la simulation des procédés de fabrication des composants microélectroniques

Préparées par :

Seddar Ikrame Oum Elkhair
Benaissa Djihane

Devant le Jury :

Nom et prénom

A. Abdiche
Y. Belhadji
A. Ghellab
R. Otmani

Grade

Professeur
MCA
MCB
MAA

Qualité

Président
Examinateur
Examinateur
Encadrant

PROMOTION 2022-2023

Dédicace

C'est avec une grande gratitude et des mots sincères ,que je dédie ce modeste travail de fin d' étude à mes chers parents qui ont sacrifié leur vie pour ma réussite.

A mon père pour avoir toujours cru en moi et pour ses nombreux sacrifices.

A ma mère pour son soutien et ses encouragements.

J'espère qu'un jour, je pourrai leur rendre un peu de ce qu' ils ont fait pour moi, que dieu leur prête bonheur et longue vie.

Je dédie aussi de ce travail à

*Mes frères **M**ostapha ,**M**ohamed , et **S**aïd.*

*Mes sœurs **H**anane ,**A**ljava ,**H**assiba ,**S**oraya, **I**nes
,**M**ounira, **M**eriem et **A**nel.*

*Et ma petite chère sœur **M**alak.*

*Et mes petits cher frères **R**iad, **L**yase, **S**irine, **W**affa, **A**dam,
Sidra, **R**azan.*

*A mes cher amies **Z**ahra, **D**jihane, **S**amia, **M**anal et **K**hayra*

A mes professeurs qui m'ont enseigné et à tous ceux qui me sont chers

***I**kram*

Dédicace

C'est avec une grande gratitude et des mots sincères, que je dédie ce modeste travail de fin d' étude à mes chers parents qui ont sacrifié leur vie pour ma réussite.

A mon père pour avoir toujours cru en moi et pour ses nombreux sacrifices

A ma mère pour son soutien et ses encouragements .

J'espère qu'un jour je pourrai leur rendre un peu de ce qu' ils ont fait pour moi, que dieu leur prête bonheur et longue vie.

Je dédie aussi de ce travail à

*Mes frères **A**bdelmalek, **M**ohamed et **S**aad.*

*Mes sœurs **N**awal, **F**atima, **D**jahida et **F**atiha*

*Et mes petites chères sœurs **Y**asmin, **A**yloul, **H**adjer, **R**adjaa, **K**hayra, **A**bdelhak, **A**bdlhadi, **B**rahim, **A**bdelkader*

*Et mes petits cher frères **F**arah ,**B**ouchra ,**I**slam, **N**ada*

*A mes chères amies **Z**ahra, **A**faf, **I**kram, **S**amia, **M**anal*

Mes professeurs qui m'ont enseigné et à tous ceux qui me sont chers.

Djihane

Remerciements

Nous adressons en premier lieu notre reconnaissance à Allah notre Dieu tout puissant, de nous avoir donné la santé et la volenté d' entamer et de terminer ce mémoire.

Nous exprimons nos profonds remerciements à notre promoteur, Monsieur R. OTMANI pour l'aide qu'il nous a apportée. Pour sa patience et la disponibilité dont il a fait preuve à notre égard, et de son œil critique qui nous a été très précieux pour structurer le travail et pour améliorer la qualité des différentes sections de notre mémoire. Nous le remercions vivement et nous espérons que nos efforts et nos résultats ont été à la mesure de son attente.

Nous tenons également à remercier les membres du jury , qui ont bien voulu accepter de porter leur jugement sur ce modeste travail que nous espérons à la mesure de leur satisfaction.

Nos remerciements s' étendent aussi à tous nos professeurs qui ont enseigné et qui par leur compétence nous ont soutenu dans la poursuite de nos études et qui ont contribué de près ou de loin à ce couronnement.

Liste des figures :

Figure 1.1 : Principe de la méthode de Czochralski	3
Figure 1.2 : Principe de la méthode de la zone flottante.....	3
Figure 1.3 : Principe de découpe des wafers par fils de diamant	4
Figure 1.4 : Croissance du d'oxyde de silicium par oxydation thermique	5
Figure 1.5 : Principe de la lithographie optique	7
Figure 1.6 : Principe de la gravure	8
Figure 1.7 : Exemple de cavité obtenue par gravure isotrope	8
Figure 1.8 : Structure cristallographique du silicium	8
Figure 1.9 : Exemple de cavité obtenue par gravure humide anisotrope.....	9
Figure 1.10 : Les techniques de dopage - A : Diffusion. B : Implantation ionique	12
Figure 1.11 : Le principe de L'épitaxie	13
Figure 1.12 : Principe de l'épitaxie par jets moléculaires.....	14
Figure 2.1 : Principe de la méthode de Czochralski	16
Figure 2.2 : Organigramme de croissance du lingot semi-conducteur	18
Figure 2.3 : Organigramme de calcul de l'épaisseur consommée du wafer semi-conducteur ..	21
Figure 2.4 : Organigramme de calcul de la vitesse de création de l'oxyde	23
Figure 2.5 : Organigramme de simulation de la gravure anisotrope.....	26
Figure 2.6 : Organigramme de simulation de la vitesse de gravure	27
Figure 2.7 : Dépendance de la gravure anisotrope en fonction des directions cristallographiques.....	28
Figure 2.8 : Calcul du profil de dopage dans le cas de diffusion et d'implantation ionique	29
Figure 2.9 : Profil de concentration du dopage par diffusion	29

Figure 2.10: Profil de concentration du dopage par implantation ionique	31
Figure 3.1 : Présentation de l'interface graphique.....	34
Figure 3.2 : Partie croissance du lingot	34
Figure 3.3 : Choix du matériau semi-conducteur pour la croissance du lingot	35
Figure 3.4 : Les dopants de type P et de type N existant dans l'interface	35
Figure 3.5 : Les valeurs de dopage.....	36
Figure 3.6 : Calcule de la masse en dopant	36
Figure 3.7 : Lingot de 20 cm de diamètre élaboré à partir d'une masse de Silicium de 60Kg	37
Figure 3.8 : Lingot de 40 cm de diamètre élaboré à partir d'une masse de Silicium de 60Kg	37
Figure 3.9: Cadran du processus d'oxydation	38
Figure 3.10 : Choix du type et de la température d'oxydation	38
Figure 3.11 : Choix de la durée de l'oxydation.....	39
Figure 3.13 : Oxydation sèche à 1200 °C pendant 45 minutes	40
Figure 3.14 : Cadrant pour la simulation du processus de gravure.....	40
Figure 3.15 : Les combinaisons cible-acides	41
Figure 3.16 : Largeur de la fenêtre de gravure.....	41
Figure 3.17 : Fenêtre d'ouverture pour la gravure.....	42
Figure 3.18 : Choix des durées de gravure	42
Figure 3.19 : Gravure isotropique (Al_KOH_30 pendant 60min).....	43

Figure 3.20 : Gravure isotropique (Poly_Si_KOH_30 pendant 15min)	44
Figure 3.21 : Gravure anisotropique (Si_Phosphoric_85 pendant 15min)	44
Figure 3.22 : Cadran pour la simulation du processus de dopage.....	45
Figure 3.23 : Choix de la valeur de la concentration du dopage.....	45
Figure 3.24 : Choix de la technique de dopage.....	46
Figure 3.25 : Le profil de dopage par diffusion.....	46
Figure 3.26 : Le profil de dopage par diffusion.....	47

Liste des tableaux

Tab. 2.1: Propriétés physique du Si du bore	19
Tab. 2.2 : Coefficients de ségrégation de quelques dopants donneurs et accepteurs	19
Tab. 2.3 : Valeurs des constantes d'oxydation humide	24
Tab. 2.4 : Valeurs des constantes d'oxydation sèche	25
Tab. 2.5 : Vitesse de gravure pour différents types d'acides	26
Tab. 2.6: Relations algébriques de la fonction d'erreur.....	30
Tab. 2.7 : Valeurs de R_p et σ pour le cas du Bore implanté à une énergie de 100 KeV	32

Liste des abréviations

- A:** constante de vitesse linéaire (μm).
- B:** constante de vitesse parabolique ($\mu\text{m}/\text{h}$).
- h:** la hauteur de la cavité de gravure.
- K₀:** coefficients de ségrégation.
- M_{sc}:** la masse atomique d'un semi-conducteur (kg).
- M_d:** la masse molaire d'un dopant (g/mol).
- m_d:** masse du dopant (g).
- N:** nombre d'Avogadro.
- N_a:** concentration du dopant (atomes/cm³).
- N_A:** concentration initia du dopant (cm⁻³).
- N_{atome}:** nombre d'atome du dopant.
- Rho:** la densité (g/cm³).
- t:** temps (heur).
- V_{sc}:** volume molaire du semi-conducteur.
- V_{ox}:** volume molaire de l'oxyde.
- W:** largeur de la fenêtre de gravure.
- w:** largeur de gravure en profondeur.
- X_{ox}:** épaisseur consommée de l'oxyde.
- X_{sc}:** épaisseur consommé d'un semi-conducteur.
- τ :** constant de temps en oxydation sèche.

SOMMAIRE

Dédicaces

Remerciement

Liste des Figures

Liste des Tableaux

Liste des abréviations

Introduction générale 1

Chapitre1 : Les techniques de fabrication des composants micro-électroniques

1-1 Introduction..... 2

1.2 Élaboration du silicium monocristallin 2

1.3Élaboration du silicium monocristallin 2

1.3.a-La méthode Czochralski..... 2

1.3.b-La méthode de la zone fondue flottante..... 3

1.4-L'élaboration des wafers..... 4

1.5-L'oxydation..... 4

1.5.a-L'oxydation sèche..... 5

1.5.b-L'oxydation humide 5

1.6-La lithographie 6

1.7-La gravure chimique..... 7

1.7.a La gravure chimique humide 7

1.7.b La gravure chimique à sec.....	9
1.8-Le dopage.....	10
1.8.a-La diffusion	11
1.8.b-L'implantation ionique	12
1.9-L'épitaxie	12
1.9.a-L'épitaxie en phase liquide	13
1.9.b-L'épitaxie par jets moléculaires	13
1.9.c-L'épitaxie en phase vapeur.....	14
1.9.d-Le nettoyage du réacteur.....	15

Chapitre 2 : Modélisation analytique de quelques procédés de fabrication des composants micro-électroniques

2.1-Introduction.....	16
2.2-La croissance du lingot.....	16
2.3-L'oxydation.....	20
2.4-La gravure	25
2.5-Le dopage.....	28
2.5.a-Dopage par diffusion	29
2.5.b-Dopage par implantation ionique	31
2.6-Conclusion	32

Chapitre 3 : Simulation des procédés technologique à travers une interface graphique

3.1-Introduction	33
------------------------	----

3.2-Vue d'ensemble sur l'interface.....	33
3.3-La croissance du lingot.....	33
3.3.1-Materials.....	34
3.3.2-Dopant.....	35
3.3.3-Concentration.....	35
3.3.4-Lingot diameter.....	36
3.4-L'oxydation.....	38
3.4.1-Temperature.....	38
3.4.2-Oxydation duration.....	39
3.4.3--Affichage du résultat de l'oxydation.....	39
3.5-La gravure.....	40
3.5.1-Etchants concentration & target.....	41
3.5.2-Etching window width.....	41
3.5.3-Etching duration.....	42
3.5.4-Isotropic etching.....	43
3.5.5-Anisotropic etching.....	43
3.6-Le dopage.....	45
3.6.1-Initial dopants concentration.....	45
3.6.2-Doping technique.....	46
3.6.3-Diffusion.....	46
3.6.4-Ion implantation.....	47
Conclusion générale.....	48

Liste des références

Introduction générale

La nanotechnologie est un terme qui est très à la mode, et cela pratiquement depuis tout le début du troisième millénaire. C'est un terme qui signifie globalement l'ensemble des techniques servant à la manipulation, l'inspection et la fabrication de composants et de systèmes de taille nanométrique (de l'ordre du milliardième d'un mètre). La nanotechnologie, rendue possible grâce aux avancées technologiques du siècle, est rentrée dans tous les domaines (santé, agronomie, électroniques, etc), et il est très difficile aujourd'hui de trouver un domaine dans lequel la nanotechnologie n'est pas suscitée, et il est encore plus difficile de lui donner une définition exacte.

En ce qui concerne l'électronique, le terme nanotechnologie signifie la fabrication de composants ou de systèmes électroniques à une taille approchant celle de l'atome. Pour cela, un ensemble de techniques a été inventé et développé depuis les années 60 du siècle dernier pour pouvoir fabriquer des composants toujours plus petits, plus rapide, moins chères et consommant moins d'énergie. Nous sommes aujourd'hui loin du premier transistor élaboré dans les laboratoires Bell, et de sa taille de quelques centimètres. Mais les techniques de fabrication n'on pas beaucoup changé depuis ce jour. Elles ont seulement évolué et devenues plus précises.

Dans ce mémoire de fin d'étude, nous nous proposons d'étudier certaines de ces techniques (croissance du cristal, oxydation, gravure, dopage) en développant une interface graphique qui permet de simuler chacune de ces techniques.

L'interface à un but pédagogique plus que de recherche scientifique. Notre but est donc d'amener l'étudiant en électronique à connaître et à manipuler (via simulation par ordinateur) les techniques de fabrication d'un composant telle que le transistor, la cellule solaire ou la diode.

Nous avons, dans un premier chapitre, fait une recherche bibliographique sur les techniques de fabrications des nano composants. Ensuite, dans le chapitre deux, nous avons présenté un ensemble d'organigrammes permettant de simuler ces techniques en partant de modèles mathématiques analytiques. Le troisième chapitre servira à présenter l'interface et les résultats de simulation. Nous terminerons par une conclusion générale et des perspectives quant aux améliorations et développements que pourras avoir notre projet par la suite.

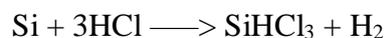
1. Introduction :

Pour la fabrication des composants à semi-conducteurs, nous utilisons les techniques de fabrication microélectronique. Différentes étapes constituent l'ensemble de cette technologie très développée. De la purification du matériau semi-conducteur à la croissance des lingots aux techniques de dopage et de gravure, chaque étape ou technique a un but précis et joue un rôle très important dans l'élaboration du composant électronique qu'on veut fabriquer. La fabrication d'un circuit intégré comprend donc une séquence d'opérations qui peuvent être répétées de nombreuses fois avant que le circuit soit terminé.

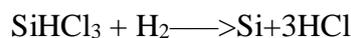
Six grandes étapes sont communes aux procédés de fabrication de tous les composants à semi-conducteurs, et qui sont principalement l'oxydation, la lithographie, la gravure chimique, le dopage, le dépôt chimique en phase vapeur et la métallisation. Viennent ensuite l'assemblage et les essais.

2. Élaboration du silicium poly cristallin :

Pour obtenir du silicium de qualité électronique, le silicium métallurgique est transformé en trichlorosilane (SiHCl_3). La réaction a lieu vers 300°C , en présence de catalyseurs :



Ensuite, SiHCl_3 est purifié par distillation, puis réduit par l'hydrogène (H_2) à une température de 1000 à 1100°C . On obtient donc du silicium poly cristallin [1].



3. Élaboration du silicium monocristallin :

a. La méthode Czochralski :

Pour obtenir du silicium monocristallin, la principale méthode est celle de Czochralski (Figure 1.1) qui consiste à faire fondre le silicium poly cristallin dans un four d'étirage sous argon à 1450°C . Un germe monocristallin est amené au contact du silicium fondu puis tiré lentement (de $0,4$ à 3 mm/min). Lors de la croissance du cylindre de silicium, le creuset contenant le silicium liquide et le cylindre sont animés d'un lent mouvement de rotation en

sens inverse. On obtient alors un lingot cylindrique pouvant atteindre un poids de 60 à 100 kg pour environ 2 m de longueur dans le cas de disques (wafers) de 200 mm.

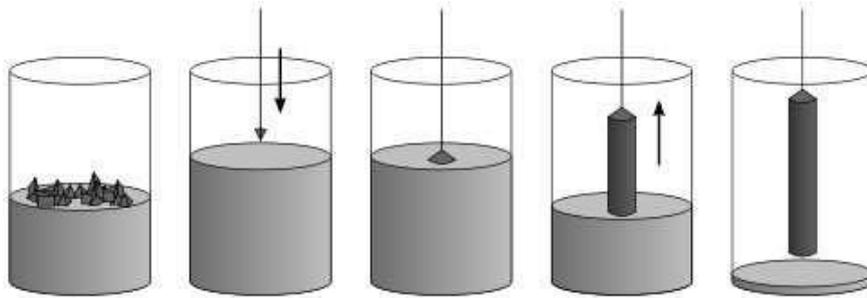


Figure 1.1 : Principe de la méthode de Czochralski [2].

b. La méthode de la zone fondue flottante :

L'autre technique, qui représente environ 20% de la production, est celle de la zone fondue flottante (Figure 1.2) qui permet d'obtenir du silicium d'une plus grande pureté chimique et cristallographique en évitant la contamination par le creuset et le refroidissement rapide. Le processus consiste à produire une zone liquéfiée en chauffant un bâton de silicium polycristallin. Le bâton est déplacé verticalement et suivant une lente rotation. Un germe de cristal est utilisé pour initier la croissance. Cette méthode est cependant plus longue et plus chère.

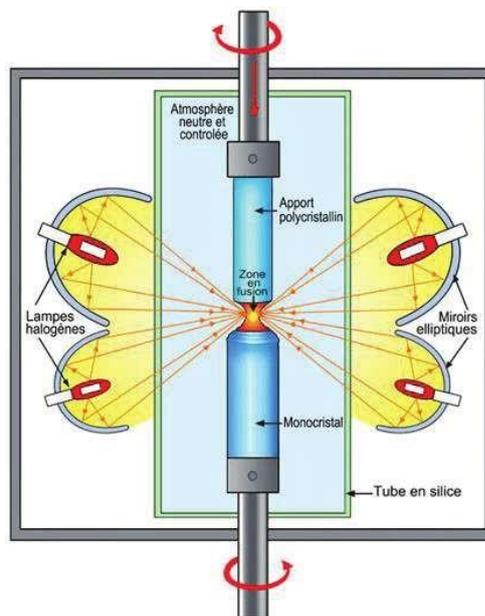


Figure 1.2 : Principe de la méthode de la zone flottante [3].

4. L'élaboration des wafers :

Après refroidissement, le lingot de silicium va entrer dans un processus permettant de fabriquer des plaques circulaires connus sous le nom de wafers, et à partir desquelles seront produits les composants présents dans tous les appareils électroniques.

Pour cela, une machine de découpage en fil de diamant (Figure 1.3) sert à découper les lingots en plaquettes de quelques millimètres d'épaisseur. Une autre technique de découpage est celle de découpage au laser qui est plus précise mais notamment plus coûteuse.

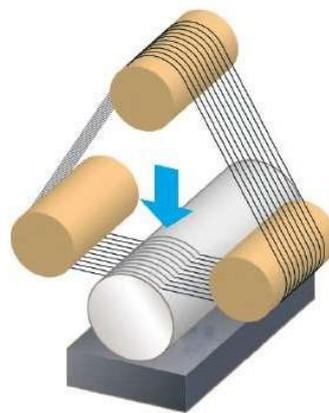


Figure 1.3 : Principe de découpe des wafers par fils de diamant [3].

5. L'oxydation :

En général, la première étape de la réalisation d'un composant à semi-conducteur est l'oxydation de la surface extérieure de la plaquette, afin de former une mince couche (d'environ un micron) de dioxyde de silicium (SiO_2). Cette couche sert avant tout de protection de la surface contre les impuretés, et également de masque pour l'opération de diffusion qui suivront (Figure 1.4).

L'oxydation s'effectue par lots dans un four de diffusion à haute température. La couche de dioxyde de silicium est formée dans des atmosphères contenant soit de l'oxygène (O_2) (oxydation sèche), soit de l'oxygène combiné à de la vapeur d'eau (H_2O) (oxydation humide). Les températures dans le four vont de 800 à 1 300 °C. Des composés chlorés, sous la forme de chlorure d'hydrogène (HCl), peuvent également être ajoutés pour mieux contrôler les impuretés indésirables.

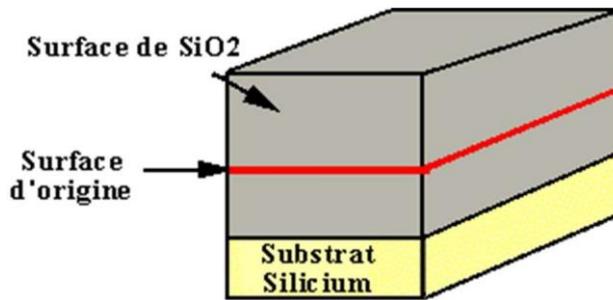
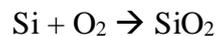


Figure 1.4 : Croissance du d'oxyde de silicium par oxydation thermique [9].

a. L'oxydation sèche :

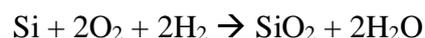
Les plaquettes de silicium (Si) à oxyder sont d'abord nettoyées avec une solution de détergent et d'eau, puis rincées au xylène, à l'alcool isopropylique ou avec un autre solvant. Les plaquettes propres sont séchées, chargées dans un porte-plaquettes et introduites dans un four du côté de chargement. De l'autre entrée du four (côté source) arrive de l'oxygène ou un mélange oxygène/azote de haute pureté. La circulation de l'oxygène sec dans le tube est contrôlée de façon à assurer un excès d'oxygène et permettre la formation du dioxyde de silicium à la surface des plaquettes. La réaction chimique de base est la suivante :



b. L'oxydation humide :

Lorsque c'est l'eau qui sert d'agent oxydant, les quatre méthodes couramment employées pour introduire la vapeur d'eau sont la pyrophorèse, le procédé à haute pression, l'oxydation éclair et le barbotage. Les réactions chimiques fondamentales sont les suivantes:

- Méthode pyrophorique et à haute pression:



- Oxydation éclair et barbotage:



L'oxydation pyrophorique implique l'introduction et la combustion d'un mélange gazeux hydrogène/oxygène. Ces systèmes sont généralement appelés à hydrogène brûlé. On introduit du côté entrée du tube des quantités voulues d'hydrogène et d'oxygène, et la réaction qui s'ensuit produit de la vapeur d'eau. Le mélange doit être contrôlé avec précision pour garantir une bonne combustion et éviter l'accumulation d'hydrogène qui est un gaz explosif.

L'oxydation à haute pression (HiPox), techniquement appelée système de pyrosynthèse de l'eau, produit de la vapeur d'eau par réaction entre de l'hydrogène et de l'oxygène ultra pur. Cette vapeur est ensuite introduite par pompage dans une chambre à haute pression, où elle est portée à la pression de 10 atmosphères), ce qui accélère le processus d'oxydation. La vapeur peut également être produite à partir d'une source d'eau désionisée.

Dans l'oxydation par barbotage de l'eau désionisée placée dans un récipient appelé barboteur est maintenue en permanence au-dessous de son point d'ébullition de 100 °C. Le gaz, azote ou oxygène, arrivant à l'entrée du barboteur se sature en vapeur d'eau en traversant l'eau de bas en haut et passe ensuite par le conduit de sortie dans le four à diffusion. Les systèmes à barbotage semblent être le procédé d'oxydation le plus répandu.

6. La lithographie :

La lithographie, également appelée photolithographie ou simplement masquage, permet de créer avec précision les impressions sur la plaquette oxydée. Le circuit microélectronique est formé couche après couche, chacune recevant une forme d'impression fournie par l'un des masques composant le circuit complet (Figure 1.5).

Les procédés de micro-fabrication des semi-conducteurs sont directement hérités des techniques de l'imprimerie. Ils s'apparentent à la confection de plaques d'impression, généralement métalliques, à la surface desquelles l'enlèvement de matière par attaque chimique produit une forme en relief. Cette même technique de base est employée pour obtenir les masques primaires qui serviront à réaliser chacune des couches de fabrication du composant.

Le plan final, ou masque, de chaque couche de circuit est établi par un photo-traceur piloté par ordinateur, qu'on appelle générateur le motif. Ces plans photo tracés sont ensuite réduits à l'échelle réelle du circuit produisant un masque primaire à relief chrome sur verre,

qui est reproduit sur une plaque de travail destinée à l'impression par contact ou par projection sur la plaquette. Ces masques définissent le dessin des zones conductrices et isolantes à transférer sur la plaquette par photolithographie.

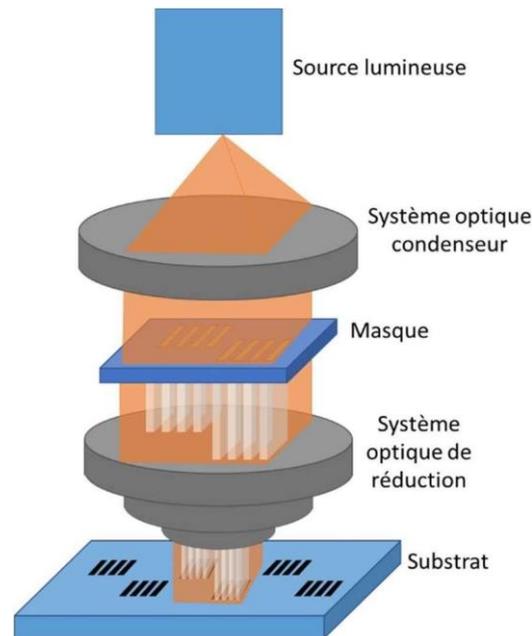


Figure 1.5 : Principe de la lithographie optique [4].

7. La gravure chimique :

La gravure chimique élimine les couches de dioxyde de silicium (SiO_2), les métaux et le poly-silicium, ainsi que les restes de résine photosensible selon les dessins souhaités (Figure 1.6). Les deux grandes catégories de méthodes sont les voies chimiques humide et sèche. La plus utilisée, la méthode humide, fait appel à des solutions d'agents d'attaque (habituellement un mélange d'acides), dans les concentrations voulues, qui réagissent avec le matériau à enlever. Le procédé à sec met en œuvre, dans une chambre sous vide et sous tension élevée, des gaz réactifs qui éliminent, eux aussi, les couches non protégées par la résine.

a. La gravure chimique humide :

Avant l'introduction de la gravure plasma dans les années 1975, la gravure par voie humide était majoritairement utilisée en raison de sa simplicité de mise en œuvre. La gravure humide se fait par attaque chimique des matériaux en solution aqueuse. La gravure humide peut avoir un caractère isotrope identique dans toutes les directions. Ou à l'inverse, anisotrope

comme dans le Silicium, par exemple, qui peut se graver par attaque acide ou basique. Dans le premier cas, les solutions acides gravent de façon isotrope (Figure 1.7). Alors que dans le second cas, la gravure dépend fortement de la structure cristalline du silicium (Figure 1.8).

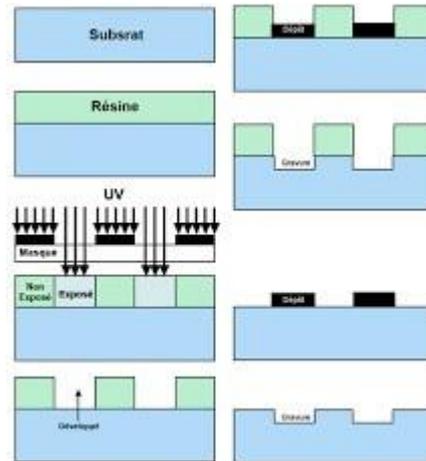


Figure 1.6 : Principe de la gravure [5].

En effet, les plans cristallins (111) dont la dissolution est plus lente que celle des autres plans sont moins touchés par le processus de gravure. Des cavités de formes diverses dont les faces sont délimitées par le plan (111) sont donc formées (Figure 1.8).

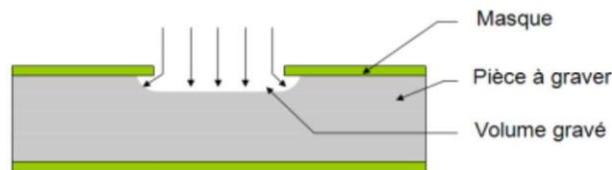


Figure 1.7: exemple de cavité obtenue par gravure isotrope [6].

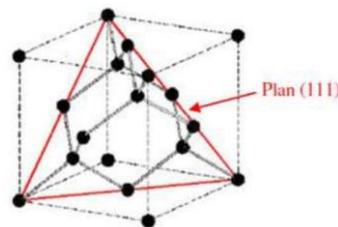


Figure 1.8: Structure cristallographique du silicium [6].

Le retrait par gravure humide a montré des limites pour certaines applications en microélectronique : avec la miniaturisation des dimensions du transistor, il peut apparaître des problèmes de capillarité qui vont entraîner le collage des couches les unes aux autres et donc l'altération des dispositifs. De plus, le caractère limitant de l'isotropie de la gravure humide peut conduire à des pertes de cote lors de la gravure latérale. Enfin, les chimies utilisées pour la gravure humide ne sont pas optimales en termes d'environnement et les dispositifs de retraitement sont très lourds à mettre en place en comparaison avec le traitement des gaz. Face à ces limites, la gravure plasma a été ainsi développée.

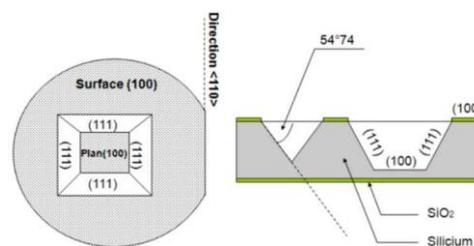


Figure 1.9: Exemple de cavité obtenue par gravure humide anisotrope [6].

b. La gravure chimique à sec :

La gravure chimique à sec fait l'objet d'un intérêt croissant et d'une utilisation de plus en plus large en raison des possibilités qu'elle offre de mieux maîtriser le processus et de réduire les niveaux de contamination. Ce procédé enlève efficacement les couches visées par l'action de gaz réactifs ou par un bombardement physique.

Des systèmes de gravure efficaces par plasma chimiquement réactif ont été mis au point pour le silicium, le dioxyde de silicium, le nitrure de silicium, l'aluminium, etc. Deux systèmes de réacteurs à plasma sont utilisés, le système cylindrique et le système à plaques parallèles. Tous deux fonctionnent selon le même principe et ne diffèrent en réalité que par la configuration.

Les procédés physiques sont comparables à un sablage: ils consistent à bombarder physiquement la couche à éliminer avec des atomes d'argon. Un système de pompe à vide évacue le matériau détaché. La gravure aux ions réactifs est une combinaison de procédés d'attaque chimiques et physiques.

La pulvérisation cathodique agit par impact ionique et transfert d'énergie. Dans un système à pulvérisation, la plaquette est reliée à l'électrode négative, appelée cible, d'un circuit à décharge lumineuse. Le matériau est chassé de la plaquette par l'impact d'ions positifs, généralement d'argon, qui provoquent la dislocation des atomes de surface. L'énergie est fournie par une source d'ondes RF, d'une fréquence de 450 kHz. Un système de pompe à vide maintient le système en dépression et extrait les réactifs.

La gravure et l'usinage par faisceau ionique sont des procédés d'attaque douce employant un faisceau d'ions à faible énergie. Le système comprend une source qui produit le faisceau, une chambre de travail dans laquelle l'attaque ou l'usinage se déroulent, un montage à plaque cible pour maintenir la plaquette dans le faisceau d'ions, un système de pompe à vide ainsi que l'électronique et les instruments de contrôle associés. Le faisceau d'ions est extrait d'un gaz ionisé (argon ou argon/oxygène), ou plasma, créé par une décharge électrique. Cette décharge est obtenue par application d'une tension entre une cathode à filament chaud émettrice d'électrons et un cylindre anode situé sur le diamètre extérieur de la zone de décharge.

8. Le dopage :

La formation d'une jonction ou d'une barrière électrique entre les zones p et n d'une plaquette de silicium cristallin est la base du fonctionnement des semi-conducteurs. Les jonctions permettent au courant de circuler beaucoup plus facilement dans un sens que dans l'autre. C'est selon ce principe que fonctionnent les diodes et les transistors par exemple.

Dans un circuit intégré, une quantité contrôlée d'impuretés élémentaires, appelées dopants, doit être introduite dans certaines zones du substrat de silicium. Les techniques de diffusion ou d'implantation ionique peuvent être employées à cet effet. Quelle que soit la technique utilisée, les dopants servant à former les jonctions sont les mêmes (des atomes donneurs ou accepteurs d'électrons).

a. La diffusion :

Le terme diffusion désigne le déplacement des dopants depuis les régions de forte concentration situées du côté source du four de diffusion vers celles de faible concentration qui se trouvent dans la plaquette de silicium. La diffusion est la méthode la plus répandue de formation des jonctions.

Cette technique consiste à placer la plaquette dans une atmosphère chauffée au sein d'un four de diffusion. Dans ce four qui contient, sous forme de vapeur, les dopants de type P ou N. Les dopants les plus employés sont le bore pour le type p et le phosphore pour le type n.

En général, les plaquettes sont empilées dans un support en quartz que l'on place dans le four de diffusion. Ce four contient un long tube de quartz et un système de réglage précis de la température. Ce réglage est d'une extrême importance puisque c'est de lui que dépend avant tout le taux de diffusion des différents dopants. Les températures mises en œuvre vont de 900 à 1 300 °C, selon le dopant et le procédé employés.

Le fait de porter la plaquette à une température élevée permet aux atomes d'impuretés de diffuser lentement dans la structure cristalline. Les impuretés migrent plus lentement dans le dioxyde de silicium que dans le silicium lui-même. La mince couche d'oxyde fait donc office de masque en ne laissant le dopant pénétrer dans le silicium qu'aux endroits où ce dernier n'est pas protégé. Lorsque la quantité d'impuretés accumulées est suffisante, on retire les plaquettes du four, ce qui met fin à la diffusion.

b. L'implantation ionique :

L'implantation ionique est la méthode la plus récente d'introduction d'éléments d'impuretés dans les plaquettes de silicium pour la formation des jonctions. Les atomes de dopant ionisés (c'est-à-dire des atomes auxquels ont été arrachés un ou plusieurs de leurs électrons) subissent une accélération jusqu'à un haut niveau d'énergie en traversant une différence de potentiel de plusieurs dizaines de milliers de volts. En fin de trajectoire, ils viennent frapper la plaquette et la pénètrent jusqu'à des profondeurs variées, qui dépendent de leur masse et de leur vitesse. Comme dans le procédé de diffusion classique, une impression d'oxyde ou de résine photosensible protège sélectivement la plaquette des ions.

En général, après l'implantation, les plaquettes passent par une phase de recuit (entre 900 et 1 000 °C) par rayon laser ou par faisceau d'électrons pulsé. Ce recuit contribue à réparer les dommages causés à la surface de la plaquette par le bombardement d'ions dopants.

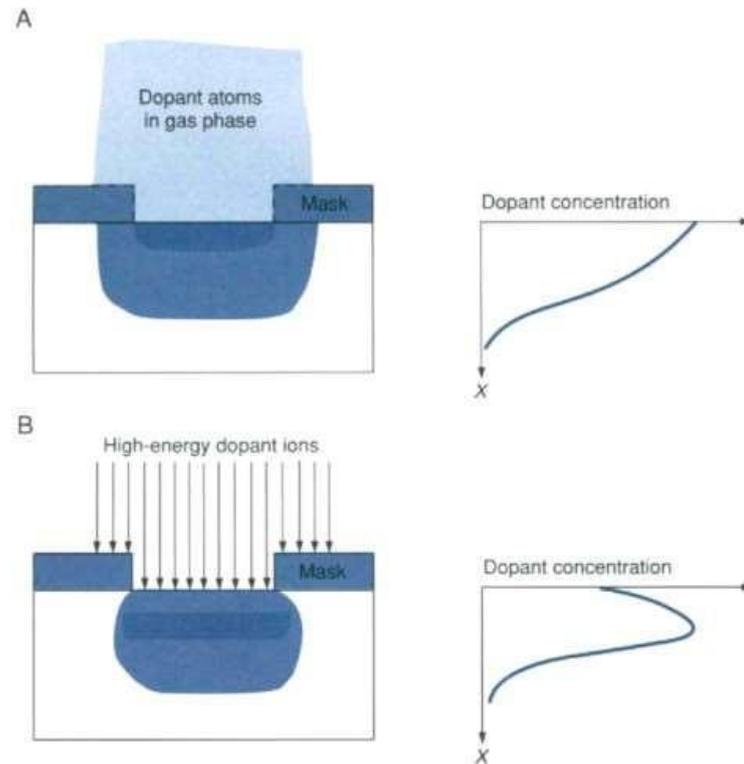


Figure 1.10 : Les techniques de dopage - A : Diffusion. B : Implantation ionique [7].

9. L'épitaxie :

Les plaquettes de GaAs monocristallin servent de substrats sur lesquels on forme de très fines couches du même composé III-V ou d'autres ayant les propriétés électroniques ou optiques désirées. L'opération doit être effectuée de façon que la couche formée garde la structure cristalline du substrat. Cette croissance cristalline, dans laquelle le substrat détermine la cristallinité et l'orientation de la couche formée, s'appelle épitaxie (Figure 1.11). Une grande diversité de techniques de croissance épitaxiale est employée dans la production des affichages et des composants III-V. Les plus répandues sont les suivantes:

- L'épitaxie en phase liquide (EPL);
- L'épitaxie par jets moléculaires (EJM);
- L'épitaxie en phase vapeur (EVP);
- Le dépôt par vapeurs chimiques (Chemical Vapor Deposition (CVD)).

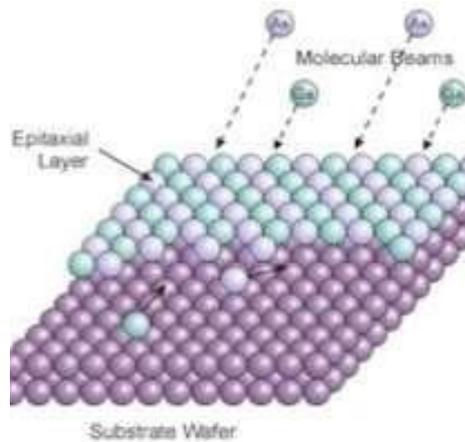


Figure 1.11 : Le principe de L'épitaxie [3].

a. L'épitaxie en phase liquide :

Dans l'épitaxie en phase liquide, une couche de matériau III-V est formée directement à la surface du substrat de GaAs au sein d'un support en graphite contenant des chambres séparées pour le matériau à déposer sur les plaquettes. Des quantités pesées des matériaux de dépôt sont placées dans la chambre supérieure de l'appareil, tandis que les plaquettes prennent place dans une chambre inférieure. L'ensemble est introduit dans un tube de réaction en quartz, sous atmosphère d'hydrogène. On chauffe le tube pour faire fondre les matériaux et, lorsque le bain de fusion est équilibré, on fait coulisser la partie supérieure du support de façon que le bain vienne se positionner au-dessus de la plaquette. On diminue ensuite la température du four pour former la couche épitaxiale. Ce procédé est surtout utilisé pour la fabrication des circuits intégrés à micro-ondes et des LED de certaines longueurs d'onde. Son principal risque est dû à l'utilisation d'hydrogène, gaz hautement inflammable. On peut limiter ce risque par des moyens de prévention technique judicieusement choisis et par la mise en place de systèmes d'alerte précoce.

b. L'épitaxie par jets moléculaires :

L'épitaxie sous vide, à savoir l'épitaxie par jets moléculaires (Figure 1.12), s'est avéré une technique particulièrement polyvalente. Ce procédé, pour le GaAs, se déroule dans un système sous vide ultra poussé, contenant des sources de jets atomiques ou moléculaires de Ga et d'arsenic et une plaquette de substrat chauffée. Les sources de jets moléculaires sont

habituellement des récipients contenant du Ga liquide ou de l'arsenic solide. Ces sources possèdent un orifice orienté vers la plaquette. Lorsqu'on chauffe le four d'effusion (ou le récipient), des atomes de Ga ou des molécules d'arsenic effusent par cet orifice. Pour le GaAs, la croissance se produit généralement à une température du substrat supérieure à 450 °C.

c. L'épitaxie en phase vapeur :

Les plaquettes, dégraissées et polies, passent par une étape d'attaque et de nettoyage préalable à l'épitaxie. Cette opération consiste en un trempé dans des bains chimiques humides successifs utilisant de l'acide sulfurique, du peroxyde d'hydrogène et de l'eau dans une proportion de 5:1:1. Un rinçage à l'eau désionisée et un nettoyage et séchage à l'alcool isopropylique. Un examen visuel est également effectué.

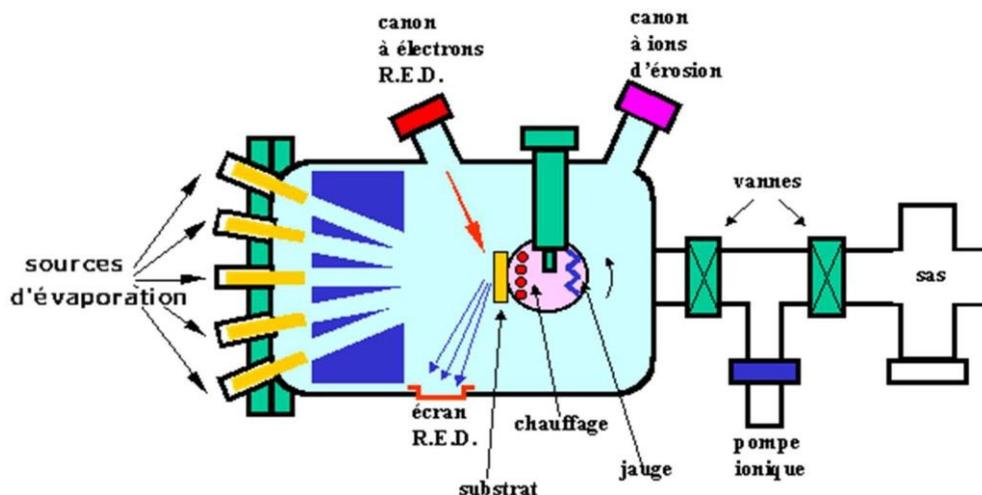


Figure 1.12 : Principe de l'épitaxie par jets moléculaires [8].

Dans l'épitaxie en phase vapeur, le substrat de GaAs est placé dans une chambre chauffée sous atmosphère d'hydrogène. Le chauffage s'effectue soit par radiofréquence (RF), soit par résistance. Du HCl traverse par barbotage une nacelle de Ga, formant du chlorure de gallium qui réagit ensuite avec l'AsH₃ et le PH₃ près de la surface des plaquettes pour constituer du GaAsP, qui se dépose en couche épitaxiale sur le substrat. Différents dopants peuvent être

ajoutés (selon le produit et la formule), dont des tellurures, des séléniures et des sulfures en faibles concentrations.

d. Le nettoyage du réacteur :

Après chaque cycle de croissance, il est nécessaire d'ouvrir le réacteur, d'extraire les plaquettes et de nettoyer physiquement les parties supérieure et inférieure de l'appareil. C'est l'opérateur qui effectue ce nettoyage.

Le pré-épurateur en quartz des réacteurs est physiquement extrait de l'appareil et placé dans une enceinte à ventilation par aspiration où il est purgé au N_2 , rincé à l'eau, puis plongé dans l'eau régale. Ces opérations sont suivies d'un autre rinçage à l'eau, puis du séchage de la pièce. Le but de la purge au N_2 est simplement de déloger l'oxygène dû à la présence de phosphore pyrophorique instable. Certains résidus contenant différents dérivés de l'arsenic, et certains sous-produits renfermant du phosphore subsistent sur ces pièces, même après la purge et le rinçage à l'eau. Les réactions entre ces résidus et le puissant mélange oxydant/acide peuvent éventuellement produire d'importantes quantités de AsH_3 et un peu de PH_3 . Il existe également des risques d'exposition dans d'autres procédures de maintenance de ce secteur.

1. Introduction :

Nous allons, dans ce chapitre, faire la modélisation de quelques procédés technologiques servant à la fabrication des composants et des circuits microélectroniques. Ces procédés ou techniques sont principalement la croissance des lingots de semi-conducteurs par la méthode de Czochralski, la gravure, l'oxydation sèche et humide, le dopage par diffusion et par implantation ionique et enfin la métallisation. Les autres procédés tels que la croissance par épitaxie ou la photolithographie ne seront pas étudiés dans le reste de ce mémoire à cause de la complexité de leur modélisation et pour manque de temps. Ils peuvent cependant faire objet de perspectives pour la continuation de ce travail.

2. La croissance du lingot :

Nous avons choisi de modéliser la technique de croissance la plus utilisée, à savoir la croissance des lingots par la méthode de Czochralski (dite aussi technique verticale, par opposition à la technique de Bridgman dite aussi technique horizontale).

La technique de Czochralski possède l'avantage de fabriquer des lingots d'une longueur et d'une épaisseur élevée, mais aussi d'une qualité cristallographique très remarquable. Nous rappelons dans la figure ci-dessous le schéma du principe de cette méthode.

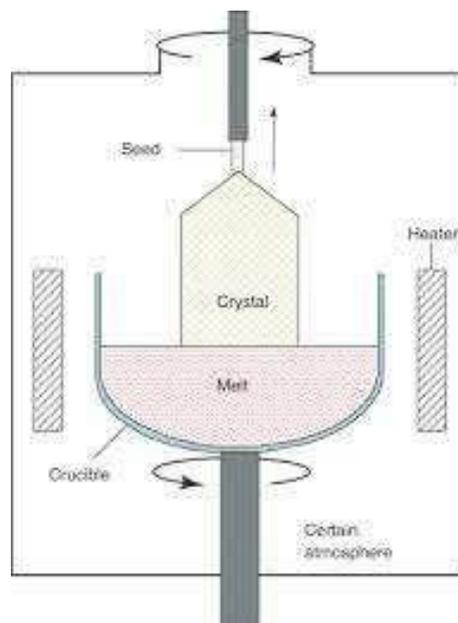


Figure 2.1 : Principe de la méthode de Czochralski [1].

Nous n'allons pas nous intéresser ici à la qualité cristallographique qui pourra avoir un lingot obtenu à partir d'un « melt » d'une certaine pureté chimique et avec une vitesse de tirage et de rotation bien précise. Nous allons, à la place, nous intéresser aux qualités électroniques telles que la masse d'un dopant donné qu'il faut ajouter à une certaine masse du « melt » d'un semi-conducteur donné, pour obtenir une concentration de dopage bien précise.

En fonction de la masse du lingot obtenu, on pourra aussi calculer sa longueur en fixant à priori le diamètre des wafers.

L'organigramme ci-après (Figure 2.2) montre les tapes permettant de modéliser la méthode Czochralski dans le but d'obtenir les informations dont nous pourrions faire usage après (concentration du dopage du substrat d'un transistor par exemple). Nous illustrons aussi ces étapes par la proposition d'une étude de cas pour mieux comprendre les calculs qui sont faites à l'intérieur de l'interface.

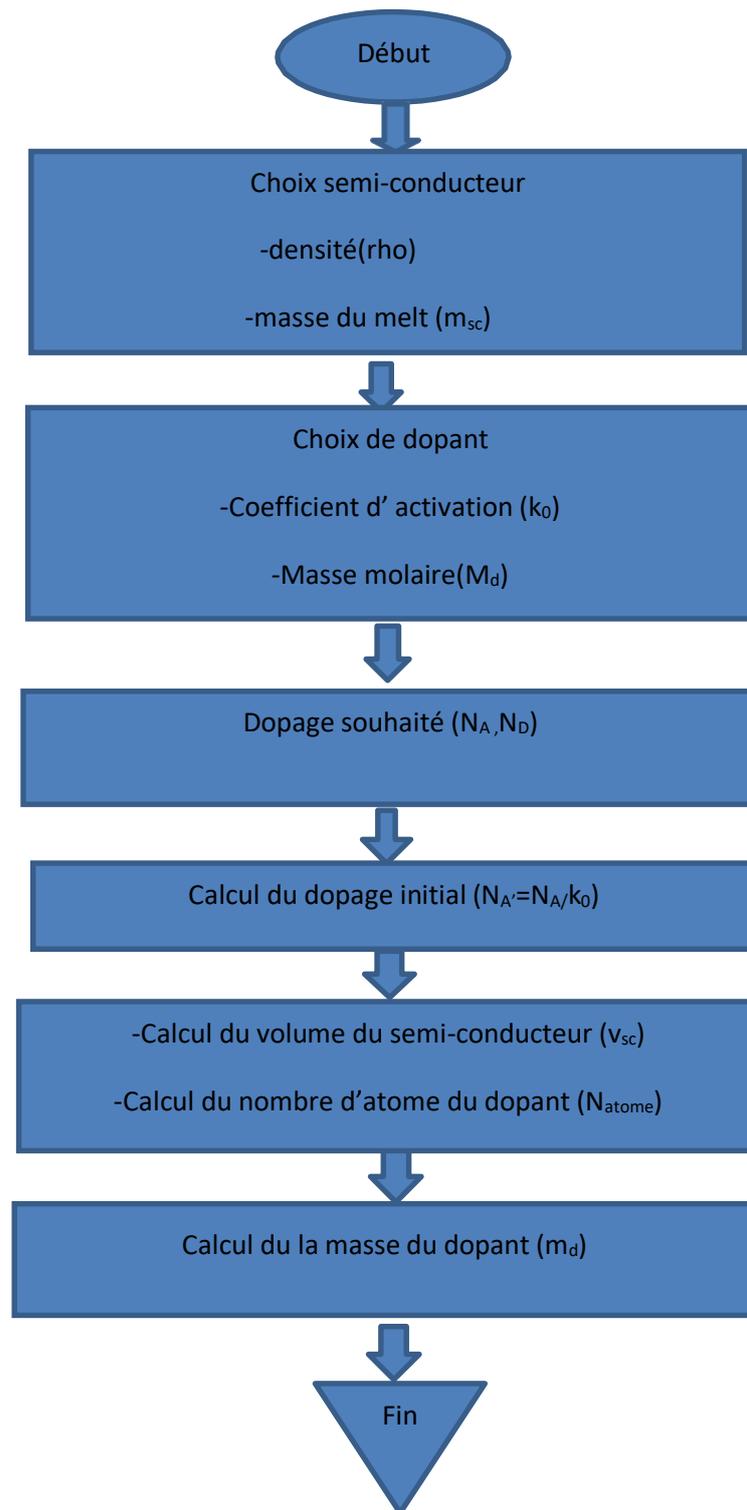


Figure 2.2 : Organigramme de croissance du lingot semi-conducteur.

- **Etude de cas :**

Nous souhaitons obtenir un lingot de Silicium par la méthode de Czochralski avec un pré-dopage de 10^{16} atomes/cm³. Nous connaissons la masse de Silicium fusionnée (60 Kg) qui sera transformée en lingot solide. Nous connaissons aussi quelques propriétés physiques du Silicium et du matériau dopant (dans ce cas le Bore) telle que la masse atomique, la densité, etc. Nous utiliserons pour la collecte de ce type d'information les Handbook des semi-conducteurs.

Concentration du dopant	$N_a=10^{16}$ atomes/cm ³
Masse de silicium	$M_{sc}=60$ kg
Densité de silicium	$Rho_{sc}=2.53$ g/cm ³
Nombre d'Avogadro	$N=6.02*10^{23}$
Coefficients ségrégation	$K_0=0.8$

Tab. 2.1 : Propriétés physiques du Si du bore.

Le tableau I montre que le coefficient de ségrégation k_0 pour le Bore par exemple est de 0,8. Nous supposons que ce coefficient est constant pendant tout le processus de croissance. Le coefficient de ségrégation donne le rapport des atomes d'un dopant qui seront activés sur le nombre des atomes injectés dans le metl.

Dopant	k_0	Type	Dopant	k_0	Type
B	$8*10^{-1}$	P	As	$3.0*10^{-1}$	N
Al	$2*10^{-3}$	P	Sb	$2.3*10^{-2}$	N
Ga	$8*10^{-3}$	P	Te	$2.0*10^{-4}$	N
In	$4*10^{-4}$	P	Li	$1.0*10^{-2}$	N
O	1.25	N	C	$7*10^{-2}$	N
P	0.35	N			

Tab. 2.2 : Coefficients de ségrégation de quelques dopants donneurs et accepteurs [2].

Ainsi pour obtenir un dopage positif $N_A = 10^{16}$ atomes/cm³, il faut partir d'une concentration initiale $N_{A0} = N_A / k_0$.

La concentration en bore étant très faible, le volume de matière fondue peut être calculé à partir du poids du silicium. Le volume équivalent à un poids de Silicium $m_{Si} = 60$ kg dont la densité est $\rho_{Si} = 2.53$ g/cm³ est de :

$$\text{Volume}_{Si} = 60 \cdot 10^3 / 2.53 = 2.37 \cdot 10^4 \text{ cm}^3$$

Dans ce volume de Silicium, le nombre total d'atomes de bore nécessaire à obtenir la concentration N_{A0} serait égale à :

$$N_{\text{Atomes de Bore}} = N_{A0} \cdot \text{Volume}_{Si} = 2.96 \cdot 10^{20} \text{ atomes}$$

Ce nombre servira à calculer la masse de Bore m_{Bore} à fondre dans le melt pour obtenir la concentration finale recherchée. Pour cela nous utiliserons la masse atomique du Bore M_{Bore} et le nombre d'Avogadro N :

$$m_{\text{Bore}} = (N_{\text{Atomes de Bore}} \cdot M_{\text{Bore}}) / N = 5.31 \text{ g}$$

Noter la très faible quantité de bore nécessaire pour doper une si grande charge de silicium. Ceci reflète avec quelle précision il faudra mener les opérations de fabrication des composants microélectroniques.

3. L'oxydation :

Cette étape constitue comme on l'a déjà mentionné, l'une des étapes clés dans la fabrication des composants microélectronique et dans les dispositifs et les systèmes nano-technologiques. L'oxydation consiste à faire croître, d'une manière presque naturelle, une couche d'oxyde isolant sur la surface du semi-conducteur. L'oxyde de silicium SiO_2 est l'un des oxydes les plus utilisés à cause de sa forte stabilité chimique et de sa qualité d'isolant électrique de choix.

Le procédé d'oxydation, qu'elle soit sèche ou humide, consiste à l'exposition de la surface sur laquelle on veut croître la couche d'oxyde à de l'oxygène et on augmentant la température. L'oxyde est donc obtenu à partir des atomes de Silicium déjà présent dans le wafer, et des atomes d'oxygène. Nous modéliserons ce procédé en suivant deux organigrammes. Le premier calcul l'épaisseur de semi-conducteur qui sera consommée lors

de l'oxydation (Figure 2.3), et le deuxième organigramme calculera la vitesse d'oxydation (Figure 2.4).

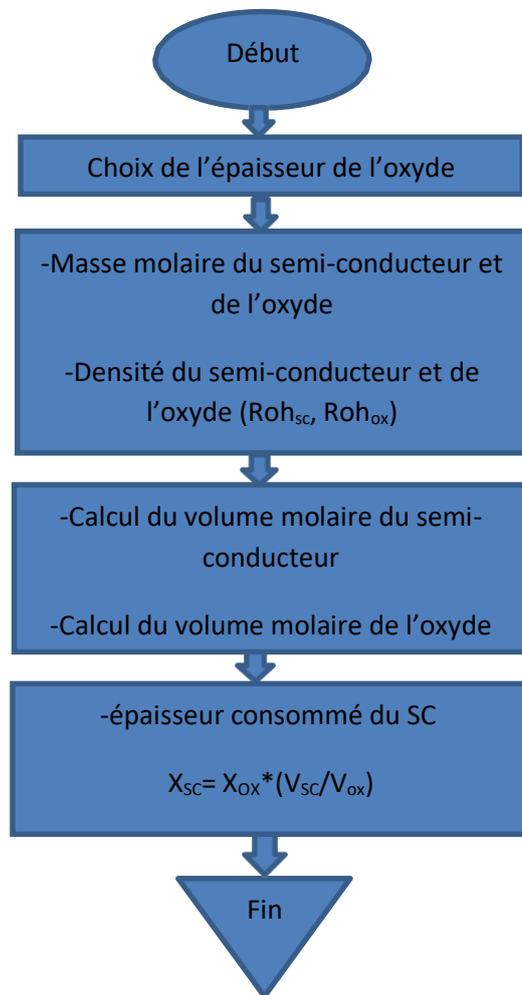


Figure 2.3 : Organigramme de calcul de l'épaisseur consommée du wafer semi-conducteur.

- **Etude de cas 1 :**

Nous voulons faire croître une couche d'oxyde (par technique sèche ou humide) de Silicium d'une épaisseur x_{SiO_2} et nous souhaitons calculer l'épaisseur de Silicium x_{Si} consommée dans ce procédé.

Il est connu suivant l'équation chimique de l'oxydation qu'une mole d'Oxygène à besoin d'une mole de Silicium pour créer une mole d'oxyde de silicium.



La masse molaire M_{Si} du Si est de 28,9 g/mol, et sa densité ρ_{Si} est de 2,53 g/cm³. Les valeurs correspondantes pour le SiO₂ sont respectivement $M_{SiO_2} = 60,08$ g/mol et $\rho_{SiO_2} = 2,21$ g/cm³.

Nous calculerons les volumes d'une mole de Silicium et d'une mole de SiO₂ et le rapport V_{SiO_2}/V_{Si} serait aussi égal au rapport entre les épaisseurs x_{SiO_2}/x_{Si} .

Dans ce cas que nous avons étudié, le rapport des volumes molaires entre SiO₂ et Si est de 0.444. Cela veut dire que pour 1µm d'oxyde créé, nous consommerons 0.44µm de l'épaisseur du wafer de Si.

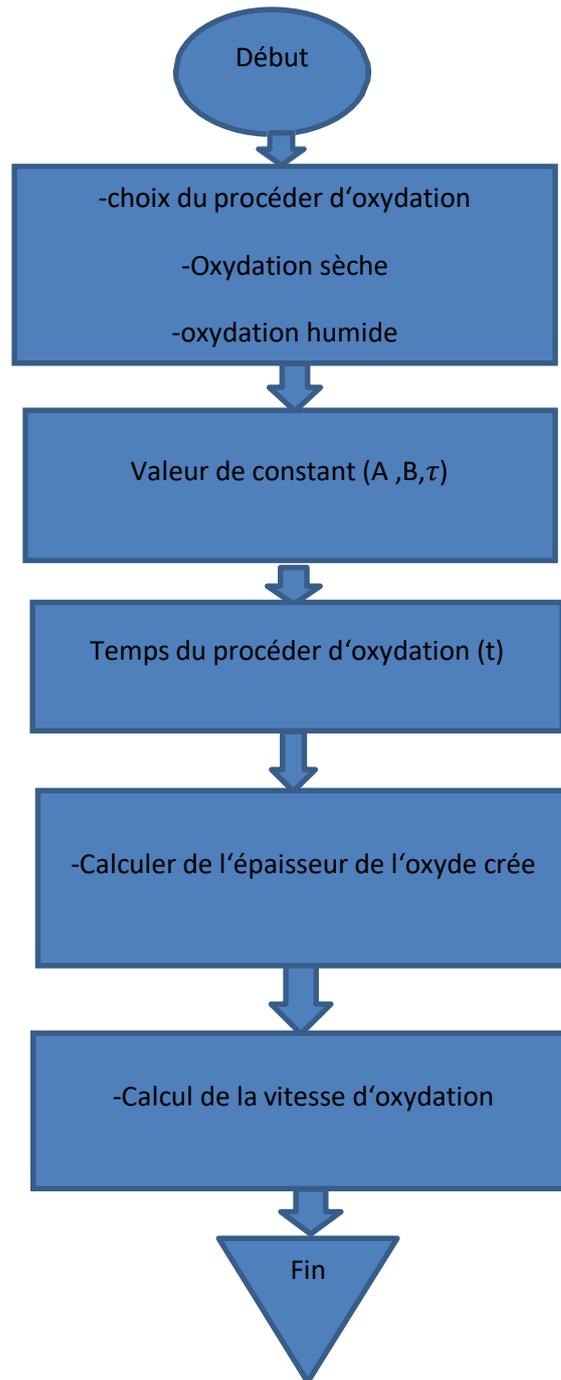


Figure 2.4 : Organigramme de calcul de la vitesse de création de l'oxyde.

- **Etude de cas 2 :**

Nous allons nous intéresser ici à la vitesse de croissance du SiO₂ en fonction de la température et ceci par les deux techniques (humide et sèche). La relation qui permet de calculer l'épaisseur d'oxyde en fonction de la température est une équation parabolique (Equation 2.2).

$$x = \sqrt{(t + \tau)} \quad (2.2)$$

B est une constante dépendant de la température à laquelle l'oxydation est réalisée et τ une constante empirique obtenue par extrapolation des courbes expérimentales d'oxydation. Les valeurs de B et de τ sont données dans les tableaux (2.3) et (2.4) pour l'oxydation humide et sèche respectivement.

Donc, pour un processus d'oxydation sèche d'une durée de 1 heure et à une température de 1200 C°, l'épaisseur de la couche d'oxyde de Silicium serait de 0.21 μ m selon l'équation (2.2).

Oxydation Température (°C)	A (μ m)	Parabolic Rate Constant B (μ m ² /h)	Linear Rate Constant B/A (μ m/h)	τ (h)
1200	0.040	0.045	1.12	0.027
1100	0.090	0.017	0.30	0.076
1000	0.165	0.017	0.071	0.37
925	0.235	0.0449	0.0208	1.40
800	0.370	0.011	0.0030	9.0

Tab. 2.3 : Valeurs des constantes d'oxydation humide [2].

Oxydation Température (°C)	A (μm)	Parabolic Rate Constant B ($\mu\text{m}^2/\text{h}$)	Linear Rate Constant B/A ($\mu\text{m}/\text{h}$)	$\tau(\text{h})$
1200	0.05	0.720	14.40	0
1100	0.11	0.510	4.64	0
1000	0.226	0.287	1.27	0
920	0.50	0.203	0.406	0

Tab. 2.4 : Valeurs des constantes d'oxydation sèche [2].

4. La gravure :

La gravure permet de donner de la forme aux composants microélectroniques. Elle consiste à éliminer certaines parties du semi-conducteur, de l'oxyde, de la couche de métal, etc. Le processus de gravure est beaucoup plus mis en valeur dans la fabrication des systèmes électromécaniques tels que les MEMS, car il permet de créer des microstructures d'une très grande complexité architecturale.

La gravure est souvent réalisée à partir d'acides forts comme le HCl ou le HF. Ces solutions ont la particularité d'attaquer et de détruire les liaisons chimiques dans les matériaux pour créer les formes voulues. Cependant, la vitesse d'un acide à détruire les liaisons chimiques dépend fortement du nombre de liaisons que l'acide rencontre lors du processus de gravure.

Dans le Silicium par exemple, le nombre de liaisons chimiques dans un plan dépend de l'orientation cristallographique de ce dernier. Nous savons qu'il y a beaucoup plus de liaisons chimiques dans le plan (111) que dans le plan (100), car la densité atomique est plus grande dans le premier plan que dans le deuxième.

Nous nous proposons alors de créer un modèle qui simule la variation de la vitesse de gravure dans les différentes directions cristallographiques et pour différents types d'acides.

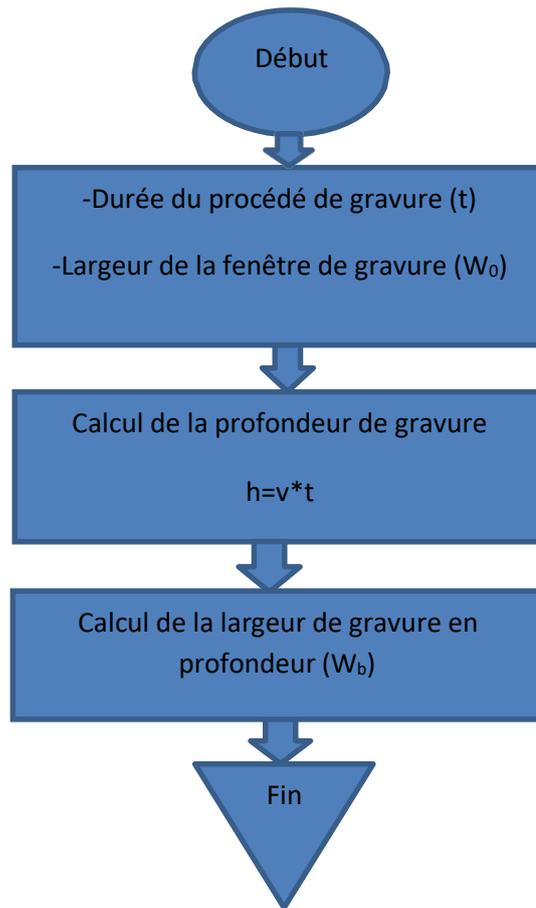


Figure 2.5 : Organigramme de simulation de la gravure anisotrope.

Nous donnons aussi comme élément de mesure le tableau (2.5) qui illustre les vitesses de gravure du SiO₂ pour différents types d'acides.

Acides	Cibles					Vitesse de gravure (nm/min)
	Si mono	Si poly	Poly SiGe	Sio2	Al	
KOH 30%	1100	670	/	6,7	12,9	
HF 49%	/	0.7	0.42	26	11	
Acides Phosphorique 85%	0.17	0.7	0.4	0.23	500	

Tab. 2 .5 : Vitesse de gravure pour différents types d'acides [3].

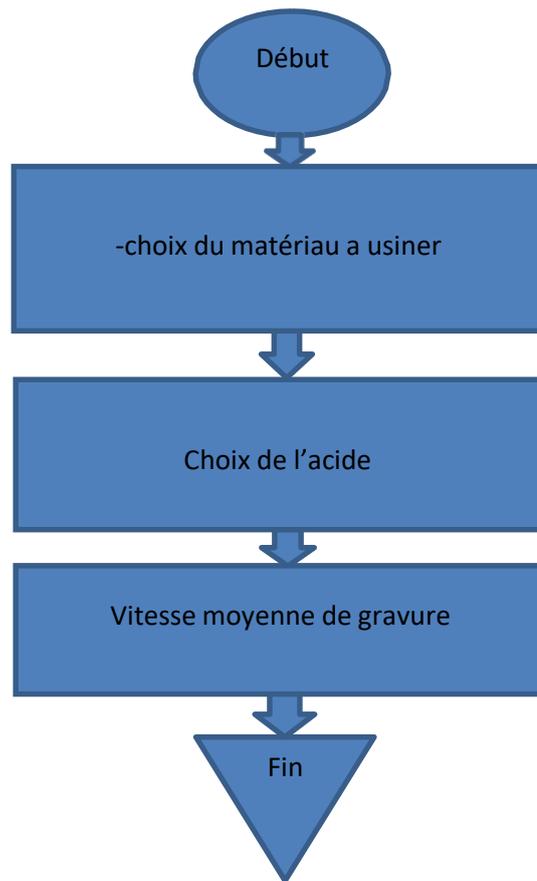


Figure 2.6 : Organigramme de simulation de la vitesse de gravure.

- **Etude de cas :**

Soit un wafer de Silicium (100) qu'on expose à un processus de gravure chimique humide. La vitesse moyenne de gravure de ce wafer est calculée comme étant la moyenne des vitesses de gravure au centre, vers la gauche, vers la droite, vers le haut et vers le bas. Cette vitesse moyenne est égale à environ 773,6 nm/min pour un acide KOH à une concentration de 19% [2].

La relation entre la vitesse de gravure en surface et en profondeur est donnée à travers la largeur de la fenêtre d'ouverture de gravure W_0 et la profondeur de la gravure l (Equation 2.3).

$$w = W - 2 \cdot h \cdot \cos(54.7^\circ) \quad (2.3)$$

W , w et h sont illustrés dans la figure 2.7.

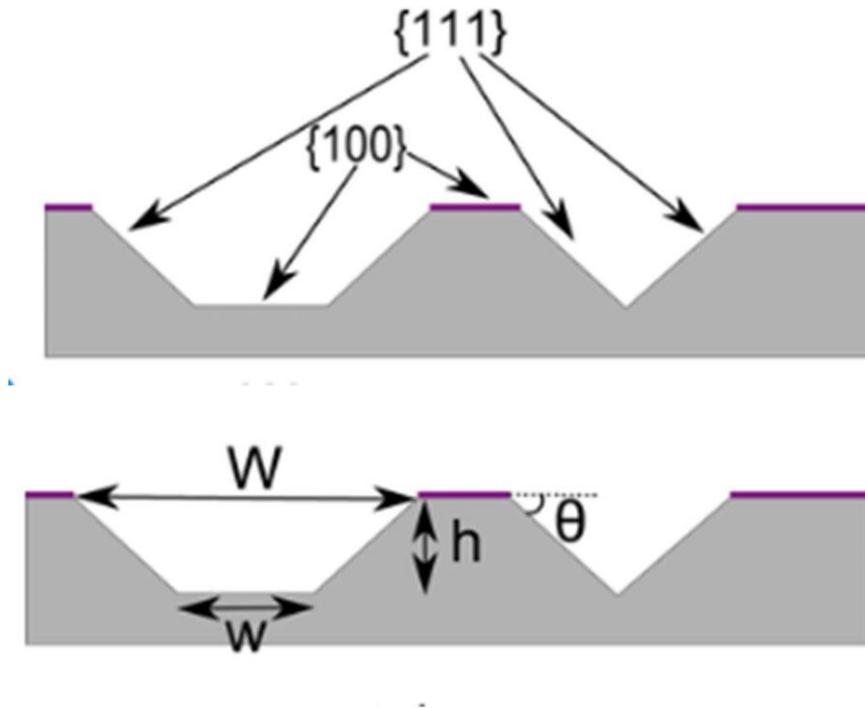


Figure 2.7 : Dépendance de la gravure anisotrope en fonction de direction cristallographique [4].

Dans un Silicium de surface orientée (110), le processus de gravure serait quasiment isotrope, car les plans cristallographiques que l'acide rencontrera seront tous les mêmes que ce soit dans la profondeur ou sur les cotés (Figure 2.3).

5. Le dopage :

Le procédé de dopage consiste à augmenter la concentration des électrons dans le semi-conducteur dans le but de contrôler sa conductivité électrique (les semi-conducteurs étant isolants dans leur état pure). Il existe deux principales techniques de dopage qui sont le dopage par diffusion et le dopage par implantation ionique.

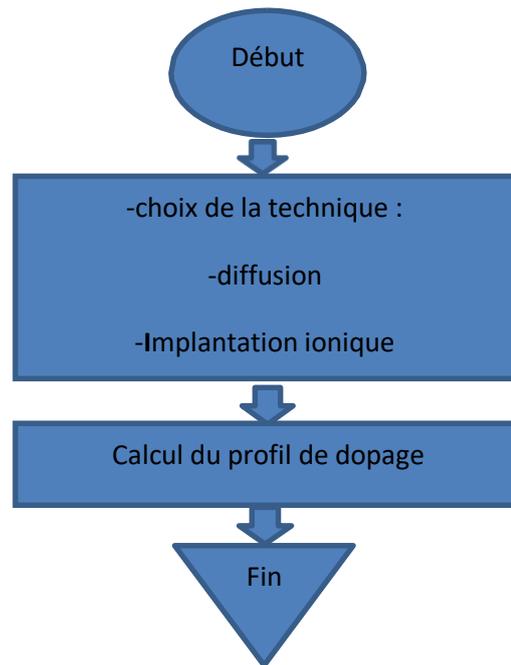


Figure 2.8 : Calcul du profil de dopage dans le cas de diffusion et d'implantation ionique.

5.1. Dopage par diffusion :

La diffusion sert principalement à créer des jonctions profondes comme dans les diodes et les transistors MOSFET conventionnels. C'est un procédé qui ne coûte pas cher mais son principal inconvénient reste la non uniformité en concentration de dopants dans la profondeur (figure 2.9).

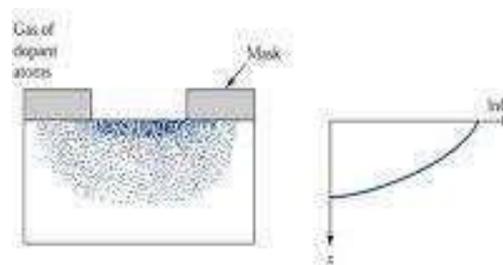


Figure 2.9 : Profil de concentration du dopage par diffusion [2].

La concentration du dopant en une profondeur « x » est généralement calculée en fonction de la concentration présentée à la surface « C_S », du coefficient de diffusion « D » et de la durée du procédé de diffusion « t » (Equation 2.4).

$$C(x) = C_S \operatorname{erfc} \left(\frac{x}{2\sqrt{Dt}} \right) \quad (2.4)$$

La fonction $\operatorname{erfc}(x)$ est une fonction d'erreur complémentaire qui peut être calculée suivant le tableau (2.6).

- **Etude de cas :**

Pour une diffusion de bore dans du silicium à 1000°C, la concentration de surface est maintenue à 10^{19} cm^{-3} et le temps de diffusion est de 1 heure. Nous voulons trouver la concentration en dopant à la profondeur de 0.446 μm .

$\operatorname{erf}(x)$	$\equiv \frac{2}{\sqrt{\pi}} \int_0^x e^{-y^2} dy$
$\operatorname{erfc}(x)$	$\equiv 1 - \operatorname{erf}(x)$
$\operatorname{erf}(0)$	$= 0$
$\operatorname{erf}(\infty)$	$= 1$
$\operatorname{erf}(x)$	$\equiv \frac{2}{\sqrt{\pi}} x \quad \text{for } x \ll 1$
$\operatorname{erfc}(x)$	$\equiv \frac{1}{\sqrt{\pi}} \frac{e^{-x^2}}{x} \quad \text{for } x \gg 1$
$\frac{d}{dx} \operatorname{erf}(x)$	$= \frac{2}{\sqrt{\pi}} e^{-x^2}$
$\frac{d^2}{dx^2} \operatorname{erf}(x)$	$= -\frac{4}{\sqrt{\pi}} x e^{-x^2}$
$\int_0^x \operatorname{erfc}(y') dy'$	$= x \operatorname{erfc}(x) + \frac{1}{\sqrt{\pi}} (1 - e^{-x^2})$
$\int_0^\infty \operatorname{erfc}(x) dx$	$= \frac{1}{\sqrt{\pi}}$

Tab. 2.6: Relations algébriques de la fonction d'erreur [2].

Le coefficient de diffusion du bore à 1000, tel qu'il est trouvé dans la bibliographie est d'environ $2.10^{-14} \text{ cm}^2/\text{s}$. La longueur de diffusion est donc :

$$\sqrt{Dt} = \sqrt{2 * 10^{-14} * 3600} = 8,48.10^{-6} \text{ cm}$$

Suivant l'équation (2.4) et le tableau (2.6), la valeur du dopage à une profondeur de 0,446 μm de la surface du wafer serait d'environ $10^{15} \text{ atomes}/\text{cm}^3$.

5.2. Dopage par implantation ionique :

Cette technique est connue pour être plus précise en termes de distribution des dopants en profondeur (figure 2.10).

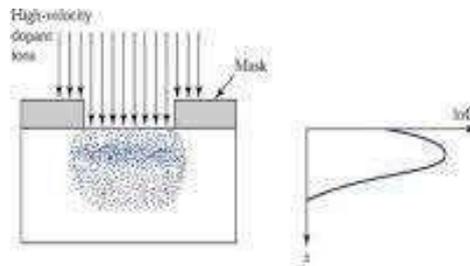


Figure 2.10: Profil de concentration du dopage par implantation ionique [2].

Chaque ion implanté traverse un chemin aléatoire lorsqu'il pénètre dans le substrat tout en perdant de l'énergie à cause des différentes collisions avec les atomes du réseau cristallin. Étant donné que les doses d'implantation sont généralement supérieures à $10^{12} \text{ ions}/\text{cm}^2$, les trajectoires des ions peuvent être prédites à l'aide d'une fonction probabilistique. La longueur totale moyenne du trajet est appelée la plage R. La profondeur moyenne des ions implantés est appelé la portée projetée R_p qui correspond au pic de concentration obtenue. La distribution des ions implantés autour de celle-ci peut être approchée comme gaussienne avec un écartype σ :

$$C(x) = C_0. \exp \left(- \frac{(x-R_p)^2}{2\sigma^2} \right) \quad (2.5)$$

Le tableau ci-dessous donne des valeurs de R_p et σ pour les atomes de Bore implantés à une énergie de 100 KeV.

100 keV boron implantation				
Material	Symbol	Density (g/cm ³)	R_p (Å)	σ_p (Å)
Silicon	Si	2.33	2968	735
Silicon dioxide	SiO ₂	2.23	3068	666
Silicon nitride	Si ₃ N ₄	3.45	1883	408
Photoresist AZ111	C ₈ H ₁₂ O	1.37	10569	1202
Titanium	Ti	4.52	2546	951
Titanium silicide	TiSi ₂	4.04	2154	563
Tungsten	W	19.3	824	618
Tungsten silicide	WSi ₂	9.86	1440	555

Tab. 2.7 : Valeurs de R_p et σ pour le cas du Bore implanté à une énergie de 100 KeV [2].

6. Conclusion :

En se basant sur les modèles mathématiques élaborés pour les quatre procédés (Croissance, Oxydation, Gravure et dopage) nous allons créer une interface graphique qui permet de calculer et de simuler ces quatre procédés de fabrication des circuits microélectroniques.

1. Introduction :

La simulation avec une interface graphique est un outil incontournable dans le processus de développement des composants à semi-conducteurs. Elle permet de visualiser les résultats de manière interactive et de mieux comprendre le fonctionnement et les processus de fabrication des composants et des circuits.

Dans ce chapitre, nous allons aborder les différentes étapes de fabrication des composants à semi-conducteur à travers l'utilisation de l'interface graphique que nous avons développé. Nous montrerons comment l'utilisation d'une simulation avec interface graphique peut aider dans l'imagination et la compréhension de ces processus qui restent abstraits et vagues pour la majorité des étudiants qui étudient la technologie de fabrication des composants à semi-conducteurs.

2. Vue d'ensemble sur l'interface:

Nous avons décidé que notre interface comprendra la simulation de seulement quatre techniques qui sont : la croissance du lingot, l'oxydation, la gravure et le dopage. Les autres techniques, étant des techniques plus pointues et dont les modèles mathématiques les décrivant sont soit très complexes soit se basant sur des résultats expérimentaux, ont été abandonnées dans ce mémoire. Cependant, ils pourront faire objet de développement et d'amélioration de ce travail dans le futur.

Ci-dessous dans la Figure 3.1 une vue sur l'ensemble de l'interface avec ses cinq parties numérotées comme suite :

1. La fenêtre pour la simulation de la croissance du lingot.
2. La fenêtre pour la simulation du processus d'oxydation.
3. La fenêtre de la gravure.
4. La fenêtre du dopage.
5. La fenêtre pour affichage des résultats.

3. La croissance du lingot :

Le résultat de croissance de lingot de silicium peut être visualisé de manière claire et précise grâce à notre interface graphique Matlab (Fig. 3.2). En fonction du type de semi-conducteur utilisé et du pré dopage souhaité, nous pouvons calculer la masse à ajouter en atomes dopants. Nous pouvons aussi afficher une vue approximative de la forme du lingot en calculant sa longueur en fonction de la masse initiale du « melt », du type du semi-conducteur et du diamètre du lingot. En somme l'interface graphique Matlab offre une analyse visuelle qualitative mais aussi quantitative sur le processus de croissance d'un lingot en semi-conducteur.

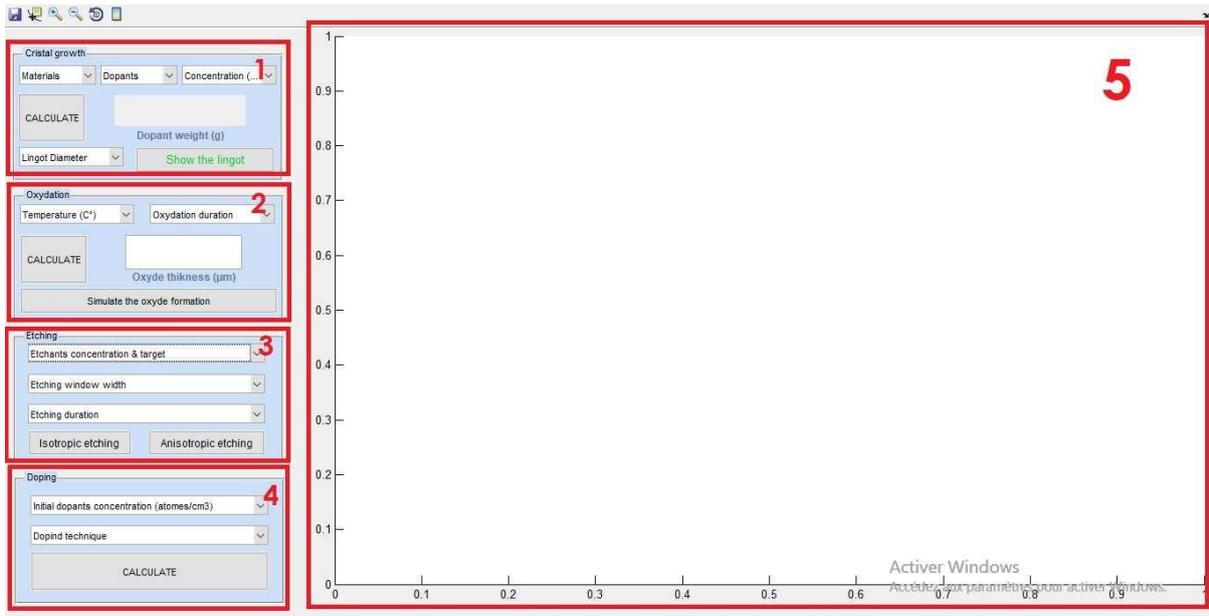


Figure 3.1 : Présentation de l'interface graphique.

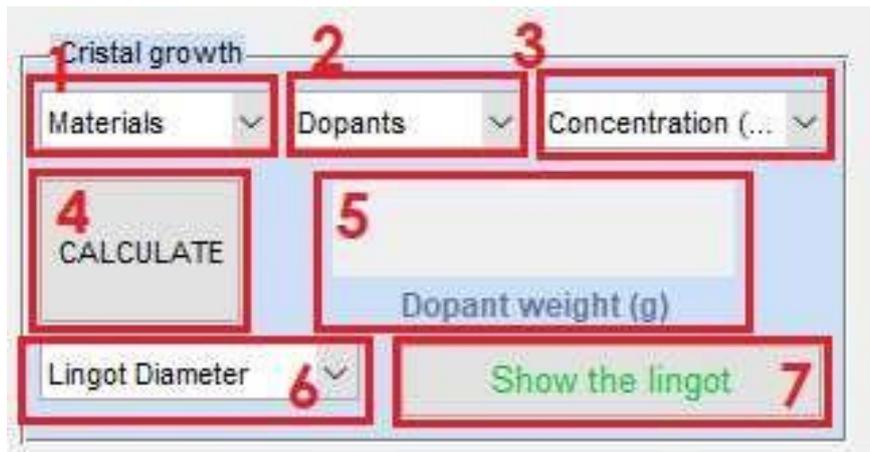


Figure 3.2 : Partie croissance du lingot.

Un zoom sur la partie de croissance du lingot permet de distinguer les fonctionnalités et les options de simulation qui sont :

1. **Materials** : Pour le choix du type du semi-conducteur qu'on voudra utiliser dans l'élaboration du lingot. Comme le montre la Figure 3.3, nous pouvons choisir entre quatre types de SC qui sont : le Silicium, le Germanium, le Nitrure de Gallium et l'Arséniure de Gallium).

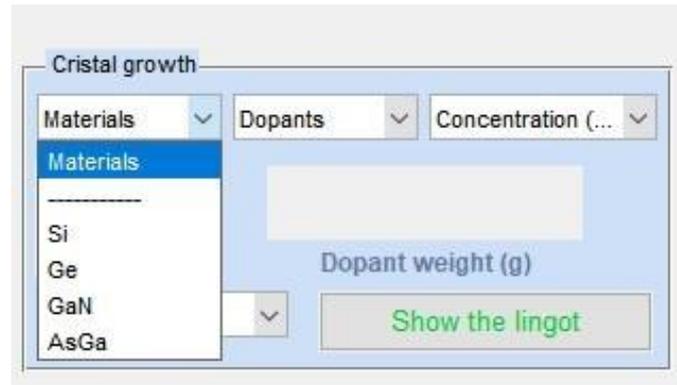


Figure 3.3 : Choix du matériau semi-conducteur pour la croissance du lingot.

2. **Dopant :** On a défini un menu pour les choix des dopants de type N ou de type P pour un pré dopage du lingot (Fig. 3.4). Car dans la majorité des cas, le lingot est dopé avant sa création pour économiser au moins une étape de dopage pendant le processus de fabrication.

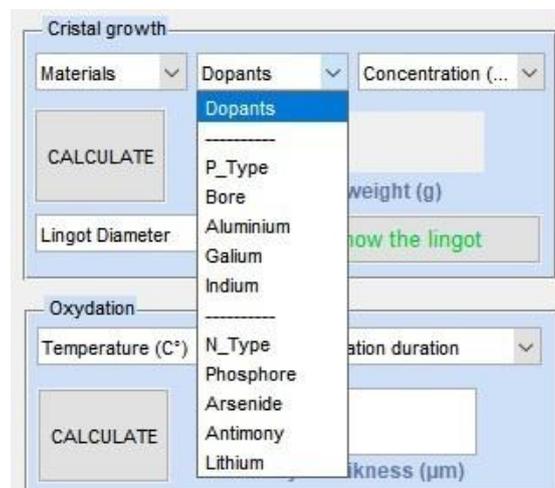


Figure 3.4 : Les dopants de type P et de type N existant dans l'interface.

3. **Concentration :** Cette section permet de choisir la valeur de la concentration de dopage. Ces valeurs varient entre 10^{15} et 10^{21} atomes/cm³ (Fig. 3/5). Une fois le matériau semi-conducteur choisi, le type du dopant sélectionné et la valeur de dopage choisie, on peut calculer (à travers le cadran 4) la masse à ajouter en dopant (qui sera affichée dans le cadran 5) pour obtenir la concentration souhaitée (Fig. 3.6).

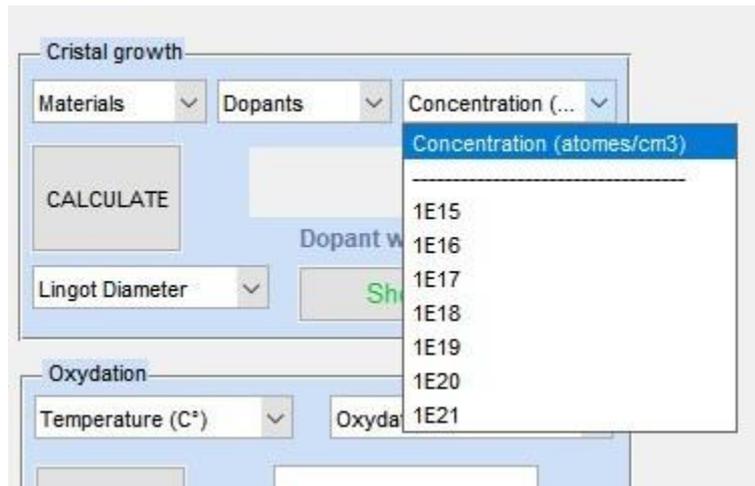


Figure 3.5 : Les valeurs de dopage.



Figure 3.6 : Calcule de la masse en dopant.

- 6. Lingot diameter :** Pour l’affichage de la forme approximative que peut avoir le lingot après son élaboration, nous avons ajouté un menu pour le choix de diamètre. La longueur du lingot ainsi que sa forme finale seront calculées en fonction des propriétés physique du matériau semi-conducteur (Fig. 3.7 et Fig.3.8). Le bouton du cadran 7 affiche le lingot.

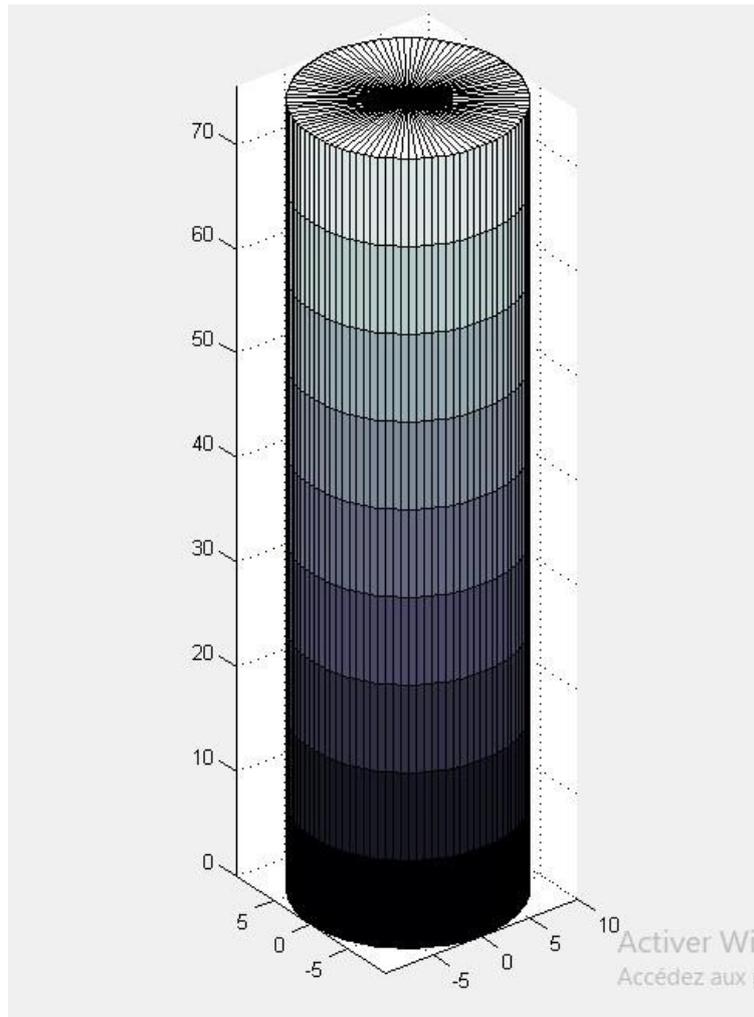


Figure 3.7 : Lingot de 20 cm de diamètre élaboré à partir d'une masse de Silicium de 60 Kg.

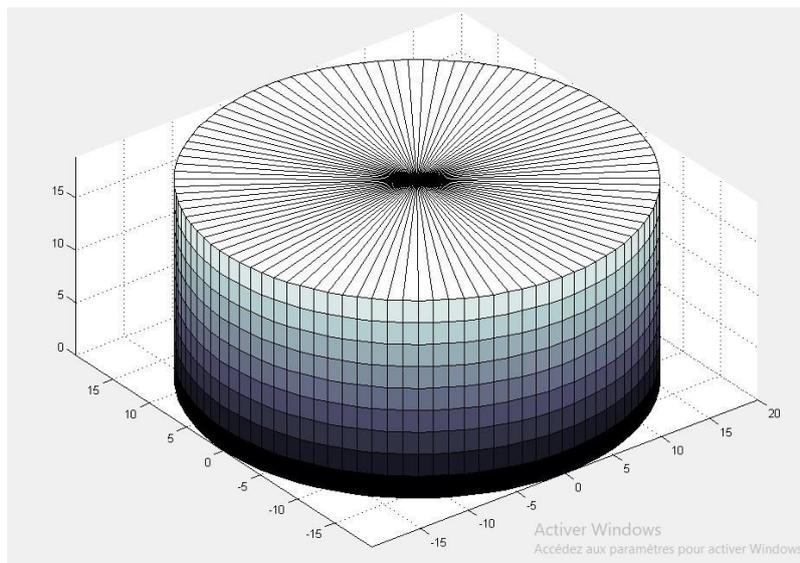


Figure 3.8 : Lingot de 40 cm de diamètre élaboré à partir d'une masse de Silicium de 60 Kg.

4. L'oxydation :

L'oxydation est une étape de très grande importance dans l'ensemble des processus de fabrication des composants à semi-conducteur. Nous lui avons consacré un menu composé de cinq options (Fig. 3.9).

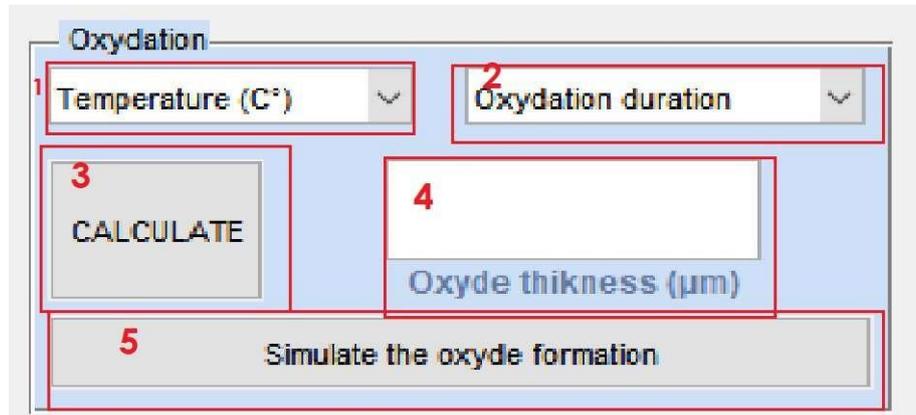


Figure 3.9: Cadran du processus d'oxydation.

1. **Temperature:** Ça permet de choisir la température à laquelle le processus d'oxydation est réalisé (Fig. 3.10). Ça permet aussi de choisir le type d'oxydation (sèche ou humide).

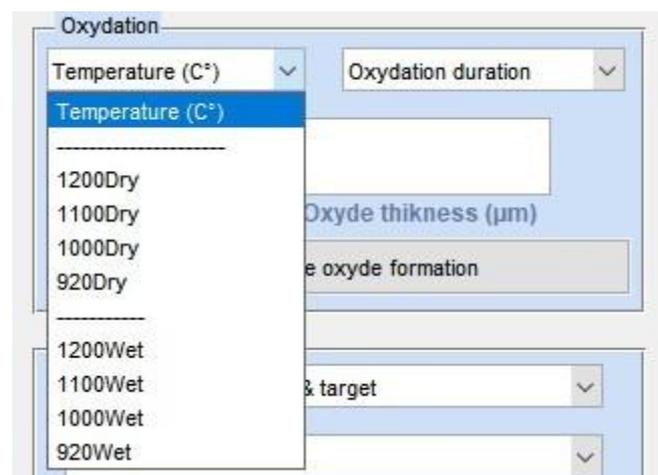


Figure 3.10 : Choix du type et de la température d'oxydation.

- Oxydation duration :** La durée du processus d'oxydation influe sur la qualité et l'épaisseur de l'oxyde créée à la surface du semi-conducteur. Le bouton 3 et la case 4 permettent de calculer et d'afficher la valeur de l'épaisseur de l'oxyde créée pour la température, le type et la durée d'oxydation.

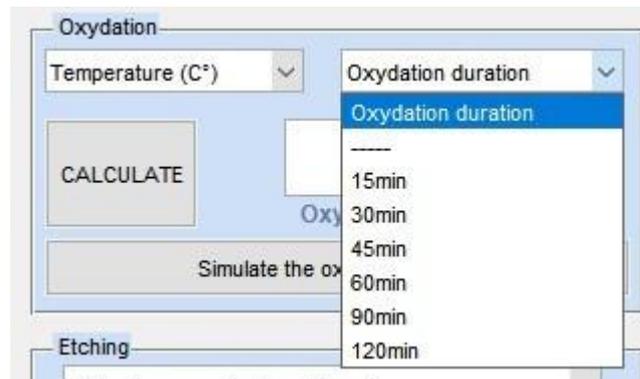


Figure 3.11 : Choix de la durée de l'oxydation.

- Affichage du résultat de l'oxydation :** À une température de 1200 °C, nous avons simulé des processus d'oxydation sèche et humide pour une durée de 45 min. Les résultats sont affichés dans les figures ci-dessous.

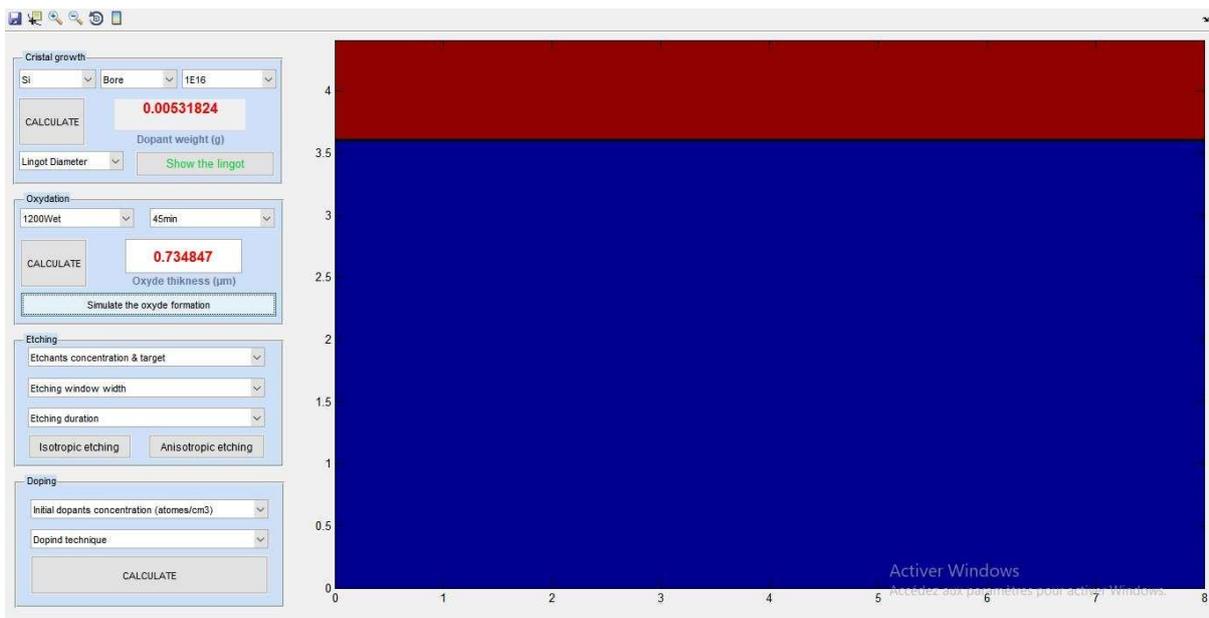


Figure 3.12 : Oxydation humide à 1200 °C pendant 45 minutes.

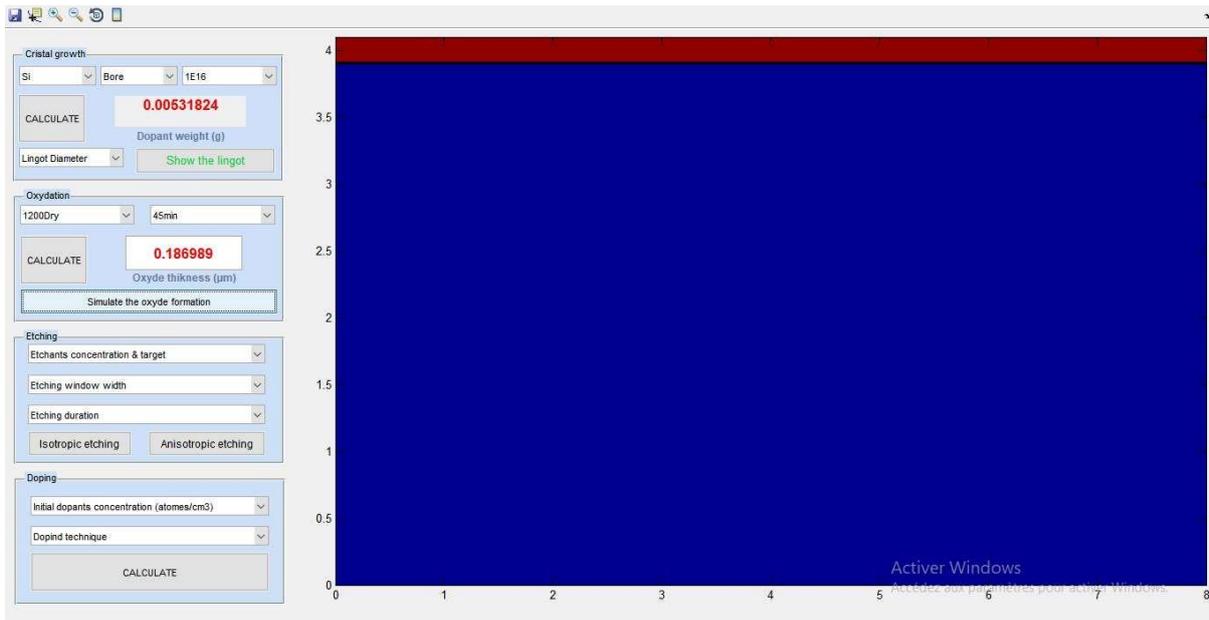


Figure 3.13 : Oxydation sèche à 1200 °C pendant 45 minutes.

5. La gravure :

Le processus de gravure comprend le choix des acides d'attaque et de la cible, la largeur de la fenêtre d'ouverture d'attaque et enfin la durée du processus de gravure. Nous avons choisi différents acides pour différentes cibles pour montrer qu'on n'utilise pas les mêmes acides pour graver tous les types de matériaux (semi-conducteur, oxydes, métaux).

Ainsi, pour certaines cibles, certains acides s'avèrent ou bien trop forts ou bien trop faibles. Notre simulateur permet donc de se familiariser avec les types d'acides adéquats pour chaque type de cible (Fig. 3.14).

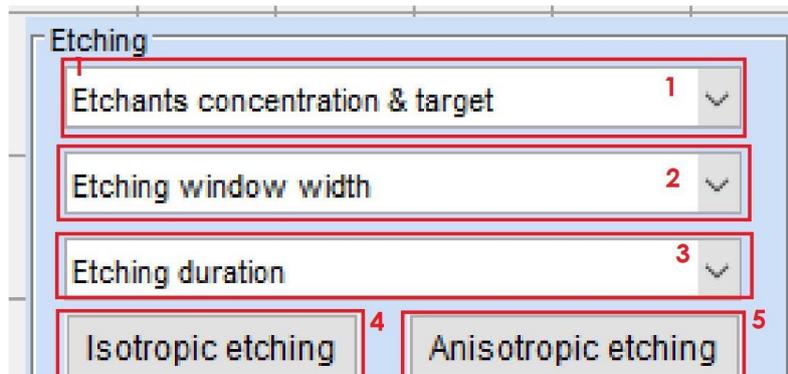


Figure 3.14 : Cadrant pour la simulation du processus de gravure.

1. **Etchants concentration & target** : ça permet de choisir plusieurs combinaisons acide-cible pour montrer que tous les acides ne marchent pas avec toutes les cibles. Les combinaisons choisies sont montrées dans la figure 3.15. Pour la combinaison Si_KOH_30, cela veut dire que nous avons une cible en Silicium monocristallin, attaquée par un acide KOH de concentration égale à 30%.

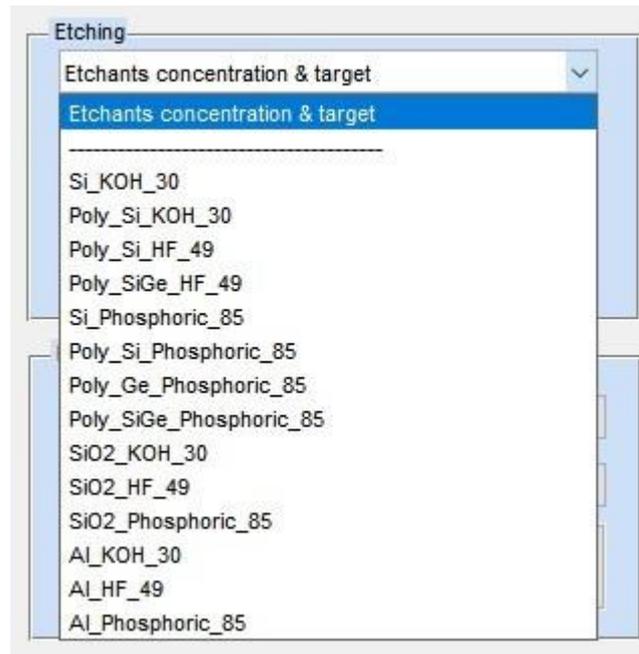


Figure 3.15 : Les combinaisons cible-acides.

2. **Etching window width** : La largeur de la fenêtre d'ouverture influe sur la forme finale obtenue après la gravure. Nous avons choisi de prendre des fenêtres allant de 1 à 5 μm (Fig. 3.16 et Fig. 3.17).



Figure 3.16 : Largeur de la fenêtre de gravure.

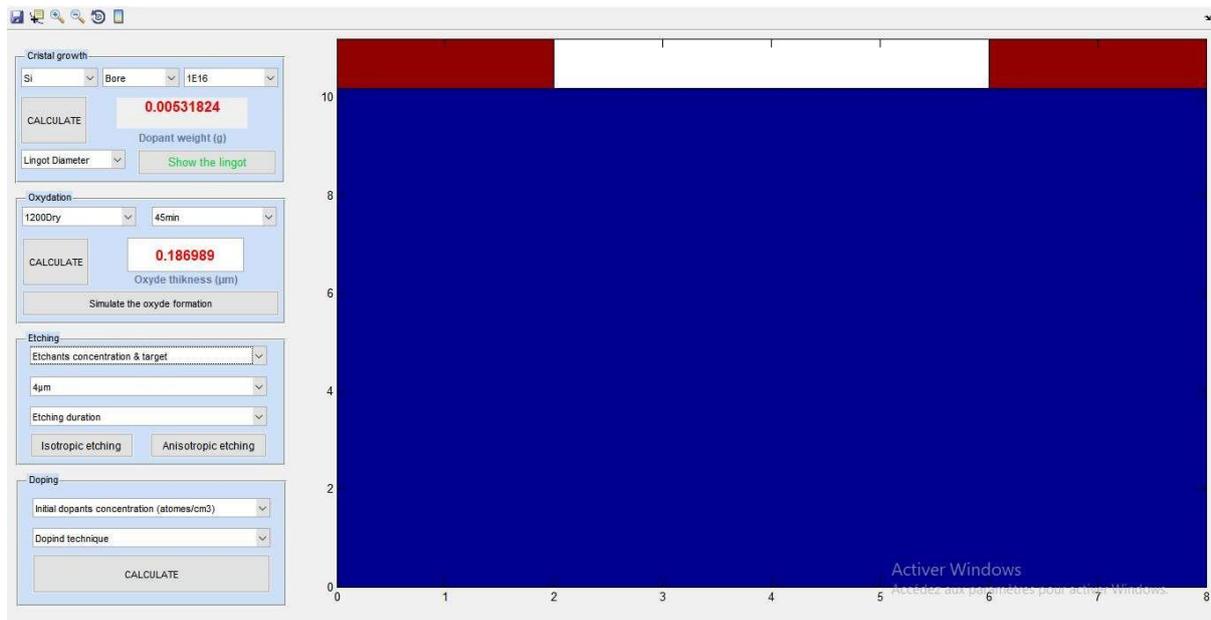


Figure 3.17 : Fenêtre d'ouverture pour la gravure.

- Etching duration** : Les valeurs de la durée de gravure ont été choisi pour avoir des durées de gravure courtes et moyennes (Fig. 1.18).

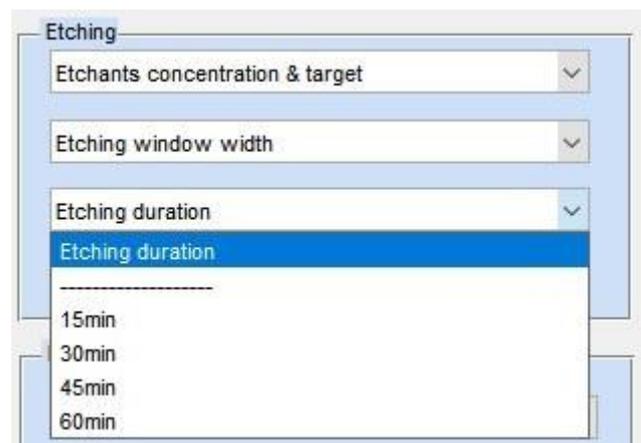


Figure 3.18 : Choix des durées de gravure.

4. **Isotropic etching** : La gravure isotropique est obtenue seulement pour un certain type de matériaux et de direction cristallographiques. Tous les plans cristallographiques ne présentent pas le même nombre de liaisons chimiques et la même densité atomique. Dans une gravure isotropique, cela signifie que la vitesse de gravure du matériau est la même selon toutes es directions (Fig. 1.19 et Fig. 3.20).
5. **Anisotropic etching** : Dans la gravure anisotropique, la vitesse de gravure n'est pas la même dans toutes les directions à cause du changement dans la densité des plans cristallographiques présents dans le matériau (Fig. 3.21).

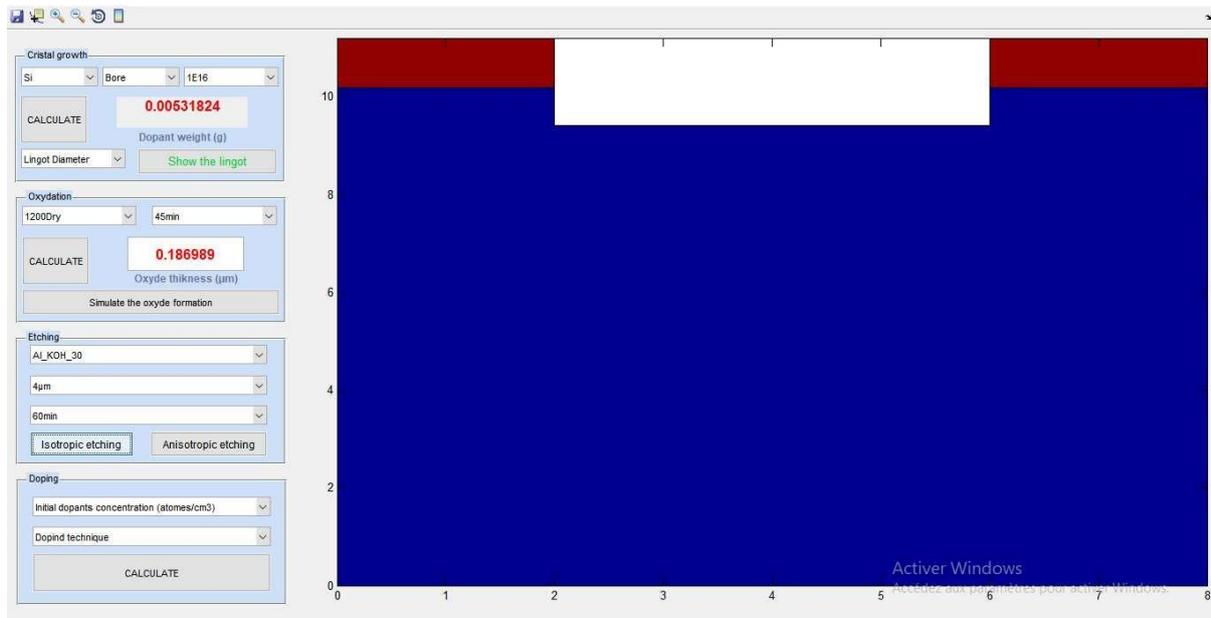


Figure 3.19 : Gravure isotropique (Al_KOH_30 pendant 60min).

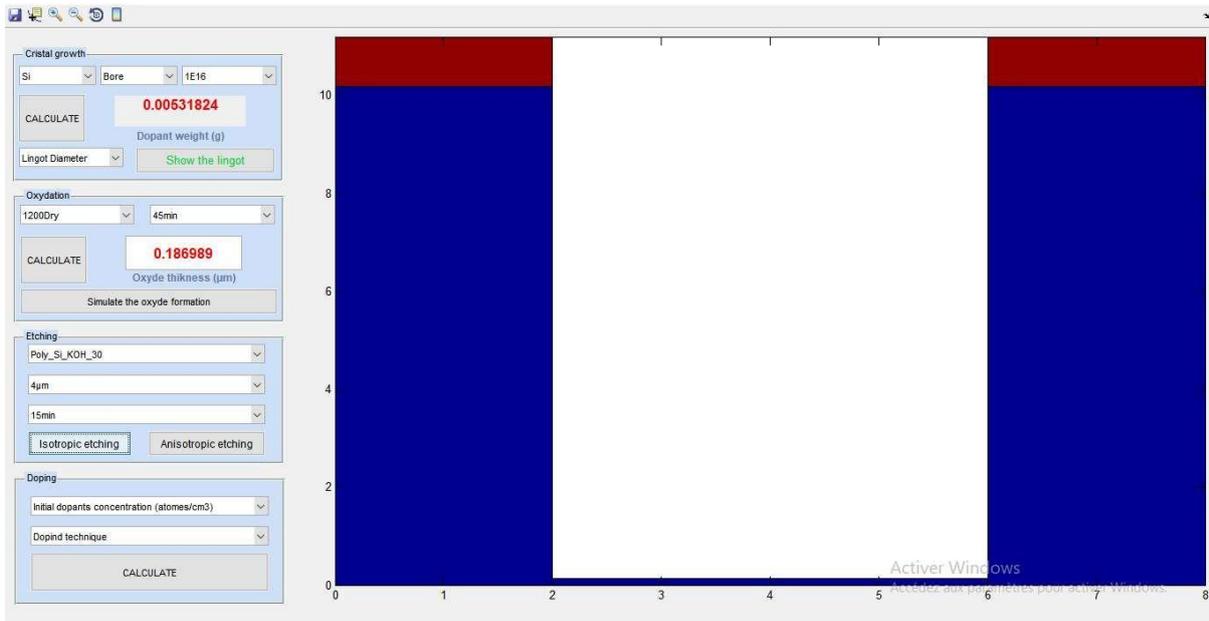


Figure 3.20 : Gravure isotropique (Poly_Si_KOH_30 pendant 15min).

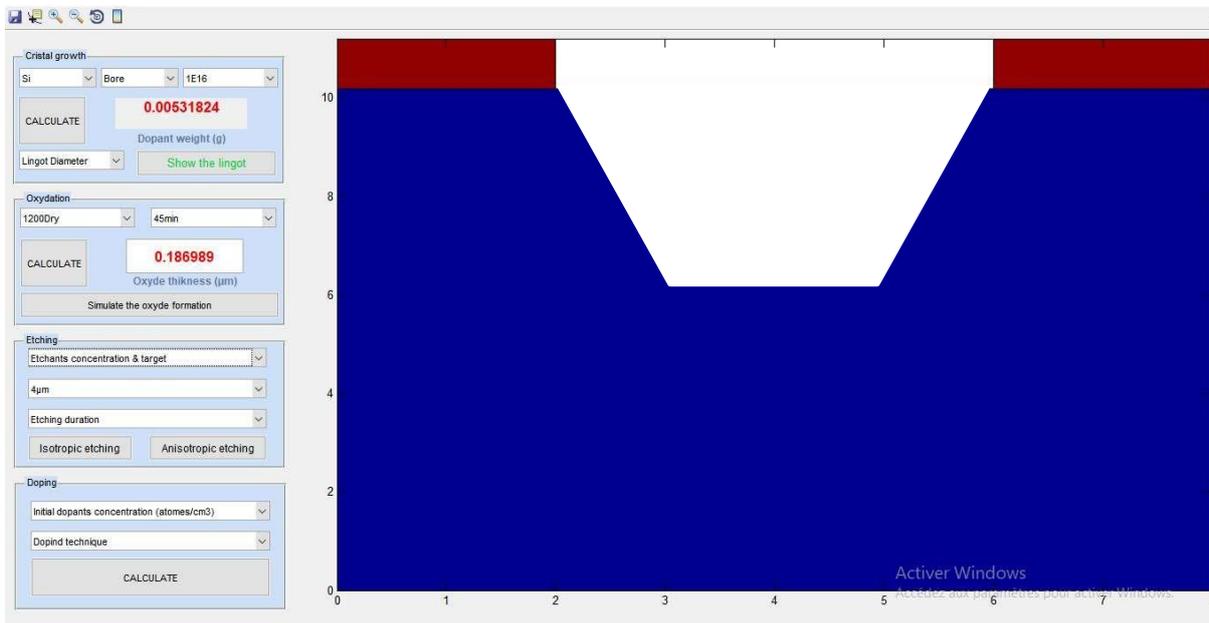


Figure 3.21 : Gravure anisotropique (Si_Phosphoric_85 pendant 15min).

6. Le dopage :

Le processus de dopage consiste à créer des zones du semi-conducteur dont la résistivité électrique est contrôlée par dopage (ajout de porteurs de charges positifs ou négatifs). Nous avons simulé ici les deux processus de dopage les plus fondamentaux : le dopage par diffusion et le dopage par implantation ionique (Fig. 3.22).

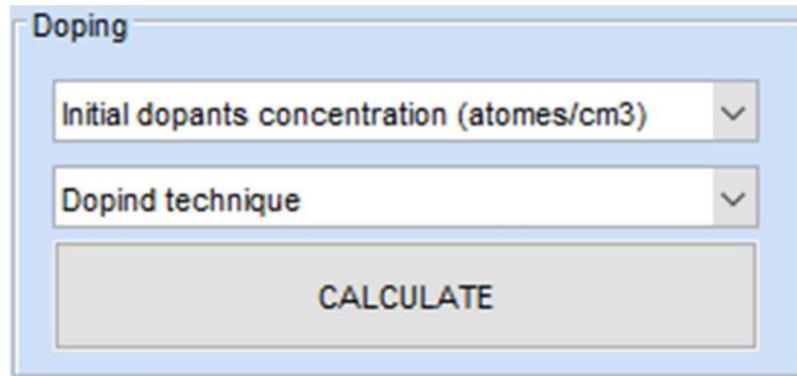


Figure 3.22 : Cadran pour la simulation du processus de dopage.

1. **Initial dopants concentration** : Ce menu permet de choisir la valeur de la concentration en dopants (Fig. 3.23).

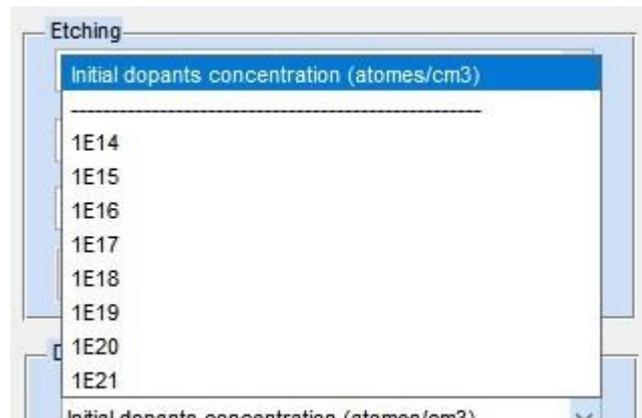


Figure 3.23 : Choix de la valeur de la concentration du dopage.

- 2. Doping technique :** Ce menu permet de sélectionner la technique de dopage utilisée (Fig. 3.24). Les deux techniques (diffusion ou implantation ionique) diffèrent en termes d'uniformité du profil de dopage et en cout.

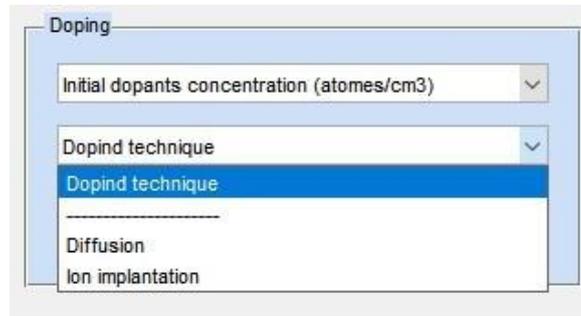


Figure 3.24 : Choix de la technique de dopage.

- 3. Diffusion :** Pour la diffusion, le profil de dopage possède une forme logarithmique décroissante lorsqu'on se déplace vers la profondeur du semi-conducteur. Ceci est un inconvénient quand on veut créer des jonctions à propriétés électriques uniformes (Fig. 2.25).

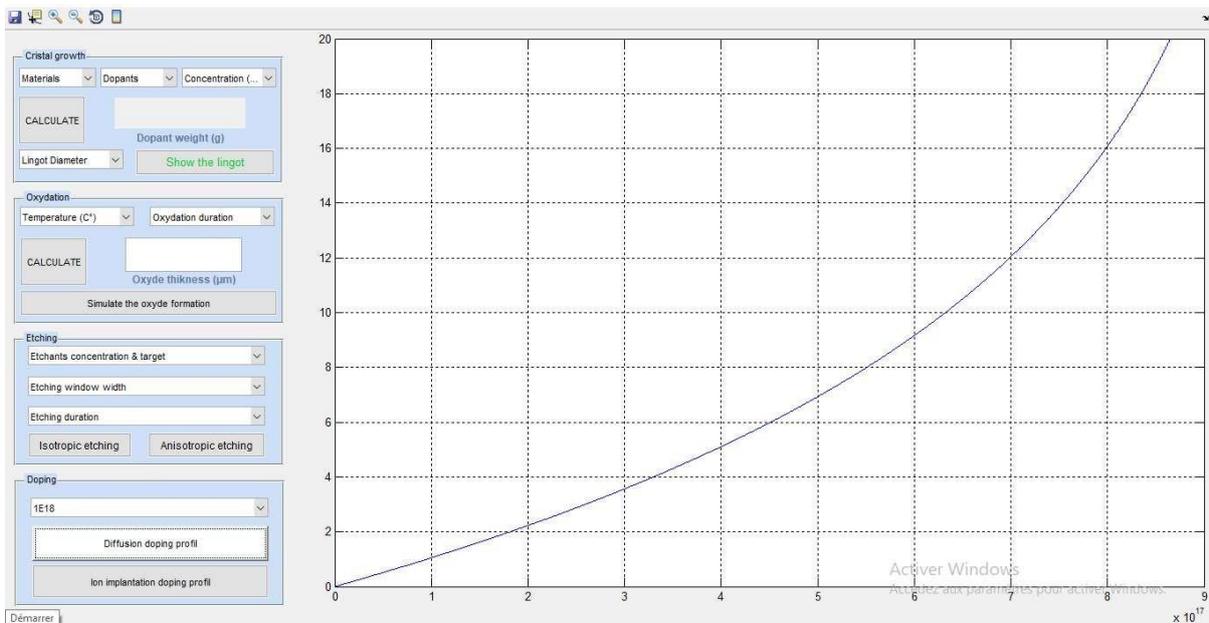


Figure 3.25 : Le profil de dopage par diffusion.

1. Ion implantation : La solution la plus évidente pour créer des jonctions à propriétés électriques uniformes, est de choisir le deuxième procédé de dopage. L'implantation ionique permet d'avoir un dopage plus uniforme, mais moins profond en comparaison avec le dopage par diffusion (Fig. 2.26).

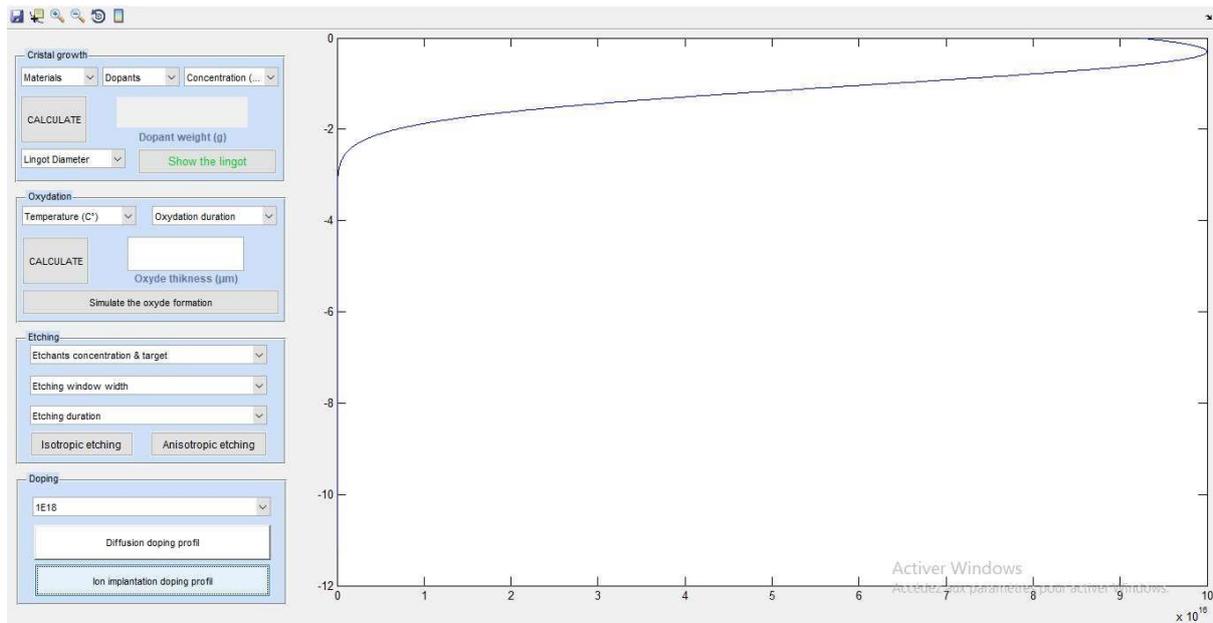


Figure 3.26 : Le profil de dopage par diffusion.

Conclusion générale

Dans un but pédagogique, nous avons entamé la conception d'une interface graphique pour aider à la compréhension des procédés technologiques servant à la fabrication des composants microélectroniques.

Les procédés en question sont très nombreux et très complexes à modéliser avec des modèles mathématiques simples. Nous avons donc choisi, puisqu'il s'agit d'un but pédagogique de choisir la simplicité en se basant dans notre modélisation sur des modèles empiriques. D'ailleurs, dans la majorité des cas, les procédés technologiques sont souvent décrits par des courbes expérimentales ou des tableaux numériques.

Nous avons aussi choisi de modéliser et simuler seulement quatre procédés technologiques qui sont la croissance du lingot, l'oxydation, la gravure et le dopage. Nous nous sommes concentrés à rendre l'interface simple et facile à utiliser puisqu'elle est dédiée à une fin pédagogique.

A travers un nombre réduits de fonctionnalités et de boutons, nous avons réussi à modéliser correctement les quatre procédés. Nous avons montré comment un lingot d'un dopage contrôlé est créé et comment sa longueur est calculée en fonction du matériau semi-conducteur et de son diamètre.

Dans la section oxydation, nous avons montré comment une couche d'oxyde peut être créée en choisissant la technique et la durée de l'oxydation. D'autres part, la gravure isotropique et anisotropique sont mise en œuvre en choisissant plusieurs combinaisons acide-cible et temps de gravure. Nous avons constaté que certains types d'acides ne sont pas adéquats pour certaines cibles et vice versa.

Enfin, nous avons montré l'influence de la technique de dopage sur le profil et la distribution des porteurs de charge dans le semi-conducteur.

Toutes ces techniques ainsi dévoilées, l'étudiant pourra mieux imaginer et comprendre le but et le principe des techniques qui servent à la fabrication des composants électroniques les plus utilisés dans la nano technologie comme les transistors par exemple.

Comme perspectives, nous pourrions développer cette même interface pour quelle simule plus de techniques et avec plus d'exactitude. Cette même interface pourra servir comme partie technologique dans des simulateurs physique des composants électroniques.

Les références bibliographiques

Chapitre 1 :

[1] David G. Baldwin, James R. Rubin et Afsaneh Germai, L'industrie de la microélectronique et des semi-conducteurs.

[2] Czochralski growth of silicon, W. Zulehner, Journal of Crystal Growth, Volume 65, Issues 1-3, 2 December 1983, Pages 189-213.

[3] Rekia Bouaita, Impact des conditions de cristallisation sur les défauts et les contraintes résiduelles dans le saphir et cristallisation par μ -PD de fibres de grenats YAG-dopées, Université Annaba, 2019.

[4] Guillaume Schelcher, Le transfert de films : vers une intégration hétérogène des micro et nano systèmes, thèse de Doctorat en physique, Université Paris Sud, 23 octobre 2012.

[5] Marc Brunel, cours optique pour l'ingénieur, Université de Rouen.

[6] Sana Rachidi, Développement de procédés de graveur isotrope de silicium sélectivement au silicium germanium pour des application CMOS sub 10nm, Grenoble Alpes, 2020.

[7] PAM_XIAMEN XIMEN Power way advaaced Material cold CHIVA

[8] D. V. Morgan and K. Boar, An introduction to semiconductor technology, 2nd edition, John Wiley& sons, 1990.

[9] S.M .SZE , VLSI Technologie ,2nd édition, McGaw-Hill international Edition 1998.

Chapitre 2 :

[1] Caitlin Beddows, Module in material science and matériel engineering, Elsevier, June 11, 2015.

[2] Gary S. May ,Simon M.Sze, Fondamental of Semiconductor fabrication, Wiley, 2003.

[3] Kirt R. Williams, *Senior Member, IEEE*, Kishan Gupta, *Student Member, IEEE*, and Matthew Wasilik, Etch Rates for Micromachining Processing—Part, JOURNAL OF MICROELECTROMECHANICAL SYSTEMS, VOL. 12, NO. 6, DECEMBER 2003.

[4] www.researchgate.net

Résumé:

La technologie microélectronique joue un rôle très important dans la révolution technologique que connaît notre monde depuis plus d'un demi-siècle. Elle permet de fabriquer, grâce à des procédés très pointus, des composants et des systèmes microscopiques de haute intégration et de très hautes performances. La technologie microélectronique est faite d'une suite de processus de fabrication répétées et bien ordonnées, ce qui permet une fabrication en série et un abaissement considérable dans le coût des composants et des systèmes microélectroniques.

Nous nous proposons dans ce mémoire de fin d'étude d'élaborer un simulateur de quelques étapes de fabrication d'un composant microélectronique. Ces étapes seront essentiellement la croissance des barreaux semi-conducteurs, les techniques de dépôt chimique et physique, les techniques de dopage et les techniques de gravure.